

74  
JC5564 U.S. PTO  
09/537425  
03/27/00  


IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re

U.S. application: Yoshio HAGIHARA  
For: PHOTOELECTRIC CONVERTING DEVICE  
U.S. Serial No.: To Be Assigned  
Filed: Concurrently  
Group Art Unit: To Be Assigned  
Examiner: To Be Assigned

Assistant Commissioner  
for Patents  
Box Patent Application  
Washington, D.C. 20231

EXPRESS MAIL MAILING LABEL NO.: EL195376865US

DATE OF DEPOSIT: MARCH 27, 2000

I hereby certify that this paper or fee is being deposited with the United States Postal Service "Express Mail Post Office to Addressee" service under 37 C.F.R. § 1.10 on the dated indicated above and is addressed to the Assistant Commissioner for Patents, BOX PATENT APPLICATION, Washington, DC 20231.

Derrick Gordon

Name of Person Mailing Paper or Fee



March 27, 2000

Date of Signature

Dear Sir:

**CERTIFIED COPIES OF PRIORITY DOCUMENTS**

Submitted herewith are certified copies of Japanese Patent Application Nos. 11-086388, 11-086794, and 11-278357, filed March 29, 1999; March 29, 1999; and September 30, 1999, respectively.

Priority benefit under 35 U.S.C. § 119/365 for these Japanese patent applications is claimed for the above-identified United States patent application.

Respectfully submitted,

By: James W. Williams  
James W. Williams  
Registration No. 20,047  
Attorney for Applicant

JWW/fis  
SIDLEY & AUSTIN  
717 North Harwood, Suite 3400  
Dallas, Texas 75201-6507  
(214) 981-3328 (direct)  
(214) 981-3300 (main)  
March 27, 2000

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

JC564 U.S. S. PTO  
09/537425  
03/27/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application:

1999年 3月29日

出願番号  
Application Number:

平成11年特許願第086388号

出願人  
Applicant (s):

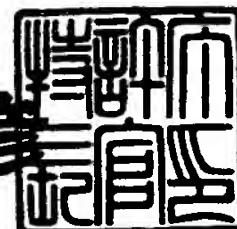
ミノルタ株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 2月 4日

特許庁長官  
Commissioner,  
Patent Office

近藤 隆



出証番号 出証特2000-3003687

【書類名】	特許願
【整理番号】	P990329058
【提出日】	平成11年 3月29日
【あて先】	特許庁長官 殿
【国際特許分類】	H01L 27/14
【発明の名称】	固体撮像装置
【請求項の数】	24
【発明者】	
【住所又は居所】	大阪市中央区安土町二丁目3番13号 大阪国際ビル ミノルタ株式会社内
【氏名】	萩原 義雄
【特許出願人】	
【識別番号】	000006079
【氏名又は名称】	ミノルタ株式会社
【代理人】	
【識別番号】	100085501
【弁理士】	
【氏名又は名称】	佐野 静夫
【手数料の表示】	
【予納台帳番号】	024969
【納付金額】	21,000円
【提出物件の目録】	
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1
【包括委任状番号】	9716119
【ブルーフの要否】	要

【書類名】 明細書

【発明の名称】 固体撮像装置

【特許請求の範囲】

【請求項1】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた固体撮像装置において、

前記光電変換手段の動作状態を、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする固体撮像装置。

【請求項2】 前記光電変換手段から出力される電気信号を積分するキャパシタを有し、該キャパシタで積分した信号を前記導出路を介して前記出力信号線へ導出することを特徴とする請求項1に記載の固体撮像装置。

【請求項3】 前記積分した信号を前記出力信号線へ出力した後に、前記キャパシタの電荷を放出するリセット手段を有することを特徴とする請求項2に記載の固体撮像装置。

【請求項4】 前記リセット手段が、第1電極と第2電極と制御電極とを備え、前記キャパシタの一端に第1電極が接続されたトランジスタで構成され、該トランジスタの制御電極に印加する電圧のレベルを変化して該トランジスタを導通させたとき、前記キャパシタに蓄積された電荷が放出されることを特徴とする請求項3に記載の固体撮像装置。

【請求項5】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素の光電変換手段の動作状態を、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする固体撮像装置。

【請求項6】 前記各画素が、前記光電変換手段の出力信号を増幅する増幅用トランジスタを有しており、該増幅用トランジスタの出力信号を前記導出路を介して前記出力信号線へ出力することを特徴とする請求項5に記載の固体撮像装置

【請求項7】 前記出力信号線に接続された負荷抵抗又は定電流源を有し、前記負荷抵抗又は定電流源の総数が全画素数より少ないことを特徴とする請求項6に記載の固体撮像装置。

【請求項8】 前記負荷抵抗又は定電流源は、前記出力信号線に接続された第1電極と、直流電圧に接続された第2電極と、直流電圧に接続された制御電極とを有する抵抗用トランジスタであることを特徴とする請求項7に記載の固体撮像装置。

【請求項9】 前記増幅用トランジスタがNチャネルのMOSトランジスタであり、前記増幅用トランジスタの第1電極に印加される直流電圧が、前記抵抗用トランジスタの第2電極に接続される直流電圧よりも高電位であることを特徴とする請求項8に記載の固体撮像装置。

【請求項10】 前記増幅用トランジスタがPチャネルのMOSトランジスタであり、前記増幅用トランジスタの第1電極に印加される直流電圧が、前記抵抗用トランジスタの第2電極に接続される直流電圧よりも低電位であることを特徴とする請求項8に記載の固体撮像装置。

【請求項11】 前記導出路は、全画素の中から所定のものを順次選択し、選択された画素から増幅された信号を出力信号線に導出するスイッチを含むことを特徴とする請求項5～請求項10のいずれかに記載の固体撮像装置。

【請求項12】 前記光電変換手段が、

第1電極に直流電圧が印加された光電変換素子と、

第1電極と第2電極と制御電極とを備え、第1電極及び制御電極が光電変換素子の第2電極に接続され、光電変換素子からの出力電流が流れ込む第1のトランジスタと、

第1電極と第2電極と制御電極とを備え、第1電極に直流電圧が印加されるとともに制御電極が前記第1のトランジスタの制御電極に接続され、第2電極から電気信号を出力する第2のトランジスタとから構成され、

前記第1のトランジスタの第1電極と第2電極の間の電位差を変化させることによって、光電変換手段の動作を、前記第1状態と前記第2状態とに切り換える

ことができる特徴とする請求項1～請求項11のいずれかに記載の固体撮像装置。

【請求項13】 前記光電変換手段が、

第1電極に直流電圧が印加された光電変換素子と、

第1電極と第2電極と制御電極とを備え、第1電極が光電変換素子の第2電極に接続され、光電変換素子からの出力電流が流れ込むとともに第2電極と制御電極が接続された第1のトランジスタと、

第1電極と第2電極と制御電極とを備え、第1電極に直流電圧が印加されるとともに制御電極が前記第1のトランジスタの第1電極に接続され、第2電極から電気信号を出力する第2のトランジスタとから構成され、

前記第1のトランジスタの第1電極と第2電極の間の電位差を変化させることによって、光電変換手段の動作を、前記第1状態と前記第2状態とに切り換えることができる特徴とする請求項1～請求項11のいずれかに記載の固体撮像装置。

【請求項14】 前記光電変換手段が前記第1状態で動作して電気信号を前記出力信号線へ出力した後に前記光電変換手段を初期化するためのリセット手段が設けられたことを特徴とする請求項1～請求項13のいずれかに記載の固体撮像装置。

【請求項15】 第1電極と第2電極と制御電極とを備え、第1電極が前記第1、第2のトランジスタの制御電極に接続されるとともに第2電極が直流電圧に接続された第3のトランジスタを有し、

前記光電変換手段が前記第1状態で動作して電気信号を前記出力信号線へ出力した後に、第3のトランジスタの制御電極に印加する電圧のレベルを変化させて第3のトランジスタを導通させ、前記第1、第2のトランジスタに蓄積された電荷を放出させることによって、前記光電変換手段をリセットすることを特徴とする請求項12又は請求項13に記載の固体撮像装置。

【請求項16】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素が、

フォトダイオードと、

　　該フォトダイオードの一方の電極に第1電極とゲート電極が接続された第1MOSトランジスタと、

　　該第1MOSトランジスタのゲート電極にゲート電極が接続された第2MOSトランジスタと、

　　前記第1MOSトランジスタのゲート電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに、ゲート電極に入力される電圧のレベルの切り換えによって、前記第1MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットする第3MOSトランジスタとを有し、

　　前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタを閾値以下のサブスレッシュルド領域で動作させ、

　　一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不作動状態とするとともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及びゲート電極に蓄積された電荷を放出してリセットすることを特徴とする固体撮像装置。

【請求項17】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

　　各画素が、

　　フォトダイオードと、

　　該フォトダイオードの一方の電極に第1電極が接続され、第2電極とゲート電極が同一の直流電圧に接続された第1MOSトランジスタと、

　　該第1MOSトランジスタの第1電極にゲート電極が接続された第2MOSトランジスタと、

　　前記第1MOSトランジスタの第1電極に第1電極が接続され、第2電極が直

流電圧に接続されるとともに、そのゲート電極に入力する電圧のレベルを切り換えることによって、前記第1MOSトランジスタの第1電極に蓄積された電荷を放出してリセットする第3MOSトランジスタとを有し、

前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタを閾値以下のサブスレッショルド領域で動作させ、

一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不作動状態とともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及び前記第2MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする固体撮像装置。

【請求項18】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素が、

フォトダイオードと、

該フォトダイオードの一方の電極に第1電極が接続され、ゲート電極が直流電圧に接続された第1MOSトランジスタと、

該第1MOSトランジスタの第1電極にゲート電極が接続された第2MOSトランジスタと、

前記第1MOSトランジスタの第1電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに、そのゲート電極に入力する電圧のレベルを切り換えることによって、前記第1MOSトランジスタの第1電極に蓄積された電荷を放出してリセットする第3MOSトランジスタとを有し、

前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトラン

ジスタを閾値以下のサブスレッショルド領域で動作させ、

一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不作動状態とするとともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及び前記第2MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする固体撮像装置。

【請求項19】 前記画素が、第1電極が前記第2MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第5MOSトランジスタを有することを特徴とする請求項16～請求項18のいずれかに記載の固体撮像装置。

【請求項20】 前記画素が、第1電極が直流電圧に接続され、ゲート電極が前記第2MOSトランジスタの第2電極に接続されるとともに、前記第2MOSトランジスタの第2電極から出力される出力信号を増幅する第4MOSトランジスタを有することを特徴とする請求項16～請求項18のいずれかに記載の固体撮像装置。

【請求項21】 前記画素が、第1電極が前記第4MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第5MOSトランジスタを有することを特徴とする請求項20に記載の固体撮像装置。

【請求項22】 前記画素が、前記第2MOSトランジスタの第2電極に一端が接続され他端が前記第1MOSトランジスタの第2電極が接続される信号線に接続されるとともに、前記第2MOSトランジスタの第1電極にリセット電圧が与えられたときに前記第2MOSトランジスタを介してリセットされるキャパシタを有することを特徴とする請求項20又は請求項21に記載の固体撮像装置。

【請求項23】 前記第2MOSトランジスタの第1電極が直流電圧に接続されるとともに、

前記画素が、

前記第2MOSトランジスタの第2電極に第1電極が接続され第2電極に直流電圧が接続された第6MOSトランジスタと、

前記第2MOSトランジスタの第2電極に一端が接続され他端が前記第1MOSトランジスタの第2電極が接続される信号線に接続されるとともに、前記第6MOSトランジスタのゲート電極にリセット電圧が与えられたときに前記第6MOSトランジスタを介してリセットされるキャパシタと、

を有することを特徴とする請求項20又は請求項21に記載の固体撮像装置。

【請求項24】 前記画素に対し前記出力信号線を介して接続された負荷抵抗又は定電流源を成すMOSトランジスタを備えていることを特徴とする請求項16～請求項23のいずれかに記載の固体撮像装置。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は固体撮像装置に関するものであり、特に画素を二次元に配置した固体撮像装置に関する。

##### 【0002】

##### 【従来の技術】

フォトダイオード等の光電変換素子（感光素子）と、その光電変換素子で発生した光電荷を出力信号線へ取り出す手段とを含む画素をマトリクス状（行列状）に配してなる二次元固体撮像装置は種々の用途に供されている。ところで、このような固体撮像装置は光電変換素子で発生した光電荷を読み出す（取り出す）手段によってCCD型とMOS型に大きく分けられる。CCD型は光電荷をポテンシャルの井戸に蓄積しつつ、転送するようになっており、ダイナミックレンジが狭いという欠点がある。一方、MOS型はフォトダイオードのp-n接合容量に蓄積した電荷をMOSトランジスタを通して直接読み出すようになっていた。

## 【0003】

ここで、従来のMOS型固体撮像装置の1画素当りの構成を図29に示し説明する。同図において、PDはフォトダイオードであり、そのカソードがMOSトランジスタT1のゲートとMOSトランジスタT2のドレインに接続されている。MOSトランジスタT1のソースはMOSトランジスタT3のドレインに接続され、MOSトランジスタT3のソースは出力信号線Voutへ接続されている。またMOSトランジスタT1のドレインには直流電圧VPDが印加され、MOSトランジスタT2のソースとフォトダイオードのアノードには直流電圧VPSが印加されている。

## 【0004】

フォトダイオードPDに光が入射すると、光電荷が発生し、その電荷はMOSトランジスタT1のゲートに蓄積される。ここで、MOSトランジスタT3のゲートにパルスを与えてMOSトランジスタT3をONすると、MOSトランジスタT1のゲートの電荷に比例した電流がMOSトランジスタT1、T3を通って出力信号線へ導出される。このようにして入射光量に比例した出力電流を読み出すことができる。信号読み出し後はMOSトランジスタT3をOFFにしてMOSトランジスタT2をONすることでMOSトランジスタT1のゲート電圧を初期化させることができる。

## 【0005】

## 【発明が解決しようとする課題】

このように、従来のMOS型の固体撮像装置は各画素においてフォトダイオードで発生しMOSトランジスタのゲートに蓄積された光電荷をそのまま読み出すものであったからダイナミックレンジが狭く、そのため露光量を精密に制御しなければならず、しかも露光量を精密に制御しても暗い部分が黒くつぶれたり、明るい部分が飽和したりしていた。一方、本出願人は、入射した光量に応じた光電流を発生しうる感光手段と、光電流を入力するMOSトランジスタと、このMOSトランジスタをサブスレッショルド電流が流れうる状態にバイアスするバイアス手段とを備え、光電流を対数圧縮変換するようにした固体撮像装置を提案した（特開平3-192764号公報参照）。このような固体撮像装置は、広いダイ

ナミックレンジを有しているものの、低輝度の場合の特性やS/N比などが十分でないという問題があった。

#### 【0006】

本発明はこのような点に鑑みなされたものであって、高輝度から低輝度までの幅広い被写体を高精細に撮像することのできる固体撮像装置を提供することを目的とする。又、本発明の他の目的は、画素の出力を大きく得ることができる固体撮像装置を提供することにある。又、本発明の他の目的は、S/Nの良好な撮像信号を得ることができる固体撮像装置を提供することにある。更に、本発明の他の目的は、同一の光電変換手段でダイナミックレンジの広い状態とダイナミックレンジの狭い状態との切換が可能な固体撮像装置を提供することにある。

#### 【0007】

##### 【課題を解決するための手段】

上記の目的を達成するため請求項1に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた固体撮像装置において、前記光電変換手段の動作状態を、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする。

#### 【0008】

このような構成の固体撮像装置によると、被写体の輝度状態及び撮像時の環境に応じて、ダイナミックレンジを変更することができる。例えば、フォトダイオードで発生した光電荷をMOSトランジスタを用いて変換する場合、このMOSトランジスタを閾値以下のサブスレッシュルド領域で動作させると、対数変換状態（第2状態）となり、ダイナミックレンジが大きくとれる。しかしながら、低輝度で動く被写体を撮像すると、対数変換動作では、残像が目立つようになる。

#### 【0009】

それは、対数変換動作では、MOSトランジスタがON状態となっていてフォトダイオードの発生する電機信号をリアルタイムで対数変換してMOSトランジスタから出力するが、MOSトランジスタのゲート側の電荷及びこのゲートに接続されたフォトダイオードの寄生容量などに蓄積された電荷が放電されず、前の

情報が残るからである。これは、輝度が低い場合に特に目立つ。又、対数変換では、一般に変換出力が小さいので、S/N比（信号ノノイズ比）が悪い。

【0010】

これに対して、MOSトランジスタをOFF状態にしている線形変換状態（第1状態）では、ダイナミックレンジは狭いが、光電変換手段から出力される信号は大きく得られるので、S/N比がよい。又、OFF状態のMOSトランジスタのゲートやフォトダイオードで光電荷が積分されることと、リセットされることにより、前の情報が残らないようにできる。

【0011】

従って、低輝度から高輝度の広い範囲にわたる被写体の撮像には、光電変換手段を第2状態（対数変換）に切り換えて使用し、低輝度の被写体や、輝度範囲の狭い被写体の撮像には、光電変換手段を第1状態（線形変換）に切り換えて使用すると良い。

【0012】

又、請求項2に記載の固体撮像装置のように、前記光電変換手段から出力される電気信号を積分するキャパシタを設けるとともに、該キャパシタで積分した信号を出力信号とすることにより、光源の変動成分や高周波のノイズがキャパシタで吸収されて除去される。

【0013】

請求項3に記載の固体撮像装置は、請求項2に記載の固体撮像装置において、前記積分した信号を前記出力信号線へ出力した後に、前記キャパシタの電荷を放出するリセット手段を有することを特徴とする。このような固体撮像装置において、そのリセット手段を、例えば、請求項4のように、第1電極と第2電極と制御電極とを備え、前記キャパシタの一端に第1電極が接続されたトランジスタで構成すると、該トランジスタの制御電極に印加する電圧のレベルを変化して該トランジスタを導通させることにより、前記キャパシタに蓄積された電荷を簡単に放出することができる。

【0014】

請求項5に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する

感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素の光電変換手段の動作状態を、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする。

## 【0015】

このような固体撮像装置によると、被写体の輝度状態及び撮像時の環境に応じて、ダイナミックレンジを変更することができるデジタルカメラやビデオカメラを実現することができる。又、請求項6に記載の固体撮像装置のように、前記各画素が、前記光電変換手段の出力信号を增幅する増幅用トランジスタを有し、該増幅用トランジスタの出力信号を前記導出路を介して前記出力信号線へ出力するようになっていると、各画素からの信号が大きく安定した状態で読み出される。

## 【0016】

更に、請求項7に記載するように、請求項6に記載の固体撮像装置において、前記出力信号線に接続されたその総数が全画素数より少ない負荷抵抗又は定電流源を有するような固体撮像装置であっても良い。この負荷抵抗又は定電流源を設けることによって、各画素から出力される電流信号を電圧信号として読み出すことができる。このような固体撮像装置において、請求項8に記載するように、前記負荷抵抗又は定電流源は、前記出力信号線に接続された第1電極と、直流電圧に接続された第2電極と、直流電圧に接続された制御電極とを有するトランジスタであっても良い。

## 【0017】

請求項8に記載の固体撮像装置において、請求項9に記載するように、前記増幅用トランジスタをNチャネルのMOSトランジスタとするとき、前記増幅用トランジスタの第1電極に印加される直流電圧を、前記負荷抵抗又は定電流源となるトランジスタの第2電極に接続される直流電圧よりも高電位とすればよい。又、請求項10に記載するように、前記増幅用トランジスタをPチャネルのMOSトランジスタとするとき、前記増幅用トランジスタの第1電極に印加される直流電圧を、前記負荷抵抗又は定電流源となるトランジスタの第2電極に接続される

直流電圧よりも低電位とすればよい。

#### 【0018】

更に、請求項5～10のいずれかに記載の固体撮像装置において、請求項11に記載するように、前記導出路に、全画素の中から所定のものを順次選択し、選択された画素から增幅された信号を出力信号線に導出するスイッチを設けることによって、各画素から前記出力信号線に出力される信号を順次読み出してシリアルデータとして出力することができる。

#### 【0019】

請求項12に記載の固体撮像装置は、請求項1～請求項11のいずれかに記載の固体撮像装置において、前記光電変換手段が、第1電極に直流電圧が印加された光電変換素子と、第1電極と第2電極と制御電極とを備え、第1電極及び制御電極が光電変換素子の第2電極に接続され、光電変換素子からの出力電流が流れ込む第1のトランジスタと、第1電極と第2電極と制御電極とを備え、第1電極に直流電圧が印加されるとともに制御電極が前記第1のトランジスタの制御電極に接続され、第2電極から電気信号を出力する第2のトランジスタとから構成され、前記第1のトランジスタの第1電極と第2電極の間の電位差を変化させることによって、光電変換手段の動作を、前記第1状態と前記第2状態とに切り換えることができる特徴とする。

#### 【0020】

このような構成の固体撮像装置によると、前記第1のトランジスタの第1電極と第2電極の間の電位差を変えることによって、光電変換手段の動作を、前記第1状態と前記第2状態とに切り換えて、そのダイナミックレンジの大きさを変更することができる。

#### 【0021】

請求項13に記載の固体撮像装置は、請求項1～請求項11のいずれかに記載の固体撮像装置において、前記光電変換手段が、第1電極に直流電圧が印加された光電変換素子と、第1電極と第2電極と制御電極とを備え、第1電極が光電変換素子の第2電極に接続され、光電変換素子からの出力電流が流れ込むとともに第2電極と制御電極が接続された第1のトランジスタと、第1電極と第2電極と

制御電極とを備え、第1電極に直流電圧が印加されるとともに制御電極が前記第1のトランジスタの第1電極に接続され、第2電極から電気信号を出力する第2のトランジスタとから構成され、前記第1のトランジスタの第1電極と第2電極の間の電位差を変化させることによって、光電変換手段の動作を、前記第1状態と前記第2状態とに切り換えることができる特徴とする。

#### 【0022】

このような構成の固体撮像装置によると、前記第1のトランジスタの第1電極と第2電極の間の電位差を変えることによって、光電変換手段の動作を、前記第1状態と前記第2状態とに切り換えて、そのダイナミックレンジの大きさを変更することができる。

#### 【0023】

請求項14に記載の固体撮像装置は、請求項1～請求項13に記載の固体撮像装置において、前記光電変換手段が前記第1状態で動作して電気信号を前記出力信号線へ出力した後に、前記光電変換手段を初期化するためのリセット手段が設けられたことを特徴とする。

#### 【0024】

請求項15に記載の固体撮像装置は、請求項12又は請求項13に記載の固体撮像装置において、第1電極と第2電極と制御電極とを備え、第1電極が前記第1、第2のトランジスタの制御電極に接続されるとともに第2電極が直流電圧に接続された第3のトランジスタを有し、前記光電変換手段が前記第1状態で動作して電気信号を前記出力信号線へ出力した後に、第3のトランジスタの制御電極に印加する電圧のレベルを変化させて第3のトランジスタを導通させ、前記第1、第2のトランジスタに蓄積された電荷を放出させることによって、前記光電変換手段をリセットすることを特徴とする。

#### 【0025】

このような固体撮像装置において、前記光電変換手段を前記第2状態で動作させたとき、前記光電変換素子からの出力電流に応じて前記第2のトランジスタの制御電極の電圧を変化させるために、前記第1、第2のトランジスタに蓄積させた電荷を、前記第3のトランジスタによって放出して、光電変換手段をリセット

することができる。

### 【0026】

請求項16に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、フォトダイオードと、該フォトダイオードの一方の電極に第1電極とゲート電極が接続された第1MOSトランジスタと、該第1MOSトランジスタのゲート電極にゲート電極が接続された第2MOSトランジスタと、前記第1MOSトランジスタのゲート電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに、ゲート電極に入力される電圧のレベルの切り換えによって、前記第1MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットする第3MOSトランジスタとを有し、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタを閾値以下のサブスレッショルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不作動状態とするとともに、電気信号を出した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及びゲート電極に蓄積された電荷を放出してリセットすることを特徴とする。

### 【0027】

請求項17に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、フォトダイオードと、該フォトダイオードの一方の電極に第1電極が接続され、第2電極とゲート電極が同一の直流電圧に接続された第1MOSトランジスタと、該第1MOSトランジスタの第1電極にゲート電極が接続された第2MOSトランジスタと、前記第1MOSトランジスタの第1電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに、そのゲート電極に入力する電圧のレベルを切り換えることによって、前記第1MOSトランジスタの第1電極に蓄積された電荷を放出してリセットする第3M

OSトランジスタとを有し、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタを閾値以下のサブスレッショルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不作動状態とするとともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及び前記第2MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする。

## 【0028】

請求項18に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、フォトダイオードと、該フォトダイオードの一方の電極に第1電極が接続され、ゲート電極が直流電圧に接続された第1MOSトランジスタと、該第1MOSトランジスタの第1電極にゲート電極が接続された第2MOSトランジスタと、前記第1MOSトランジスタの第1電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに、そのゲート電極に入力する電圧のレベルを切り換えることによって、前記第1MOSトランジスタの第1電極に蓄積された電荷を放出してリセットする第3MOSトランジスタとを有し、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタを閾値以下のサブスレッショルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不作動状態とするとともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOS

Sトランジスタの第1電極及び前記第2MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする。

## 【0029】

請求項19に記載の固体撮像装置は、請求項16～請求項18のいずれかに記載の固体撮像装置において、前記画素が、第1電極が前記第2MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第5MOSトランジスタを有することを特徴とする。

## 【0030】

請求項20に記載の固体撮像装置は、請求項16～請求項19のいずれかに記載の固体撮像装置において、前記画素が、第1電極が直流電圧に接続され、ゲート電極が前記第2MOSトランジスタの第2電極に接続されるとともに、前記第2MOSトランジスタの第2電極から出力される出力信号を増幅する第4MOSトランジスタを有することを特徴とする。このような構成の固体撮像装置において、請求項21に記載するように、前記画素に、第1電極が前記第4MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第5MOSトランジスタを設けて、この第5MOSトランジスタを行選択用のスイッチとすることができる。

## 【0031】

請求項20又は請求項21の固体撮像装置において、請求項22に記載するように、前記画素が、前記第2MOSトランジスタの第2電極に一端が接続され他端が前記第1MOSトランジスタの第2電極が接続される信号線に接続されるとともに、前記第2MOSトランジスタの第1電極にリセット電圧が与えられたときに前記第2MOSトランジスタを介してリセットされるキャパシタを設けても良い。このような構成にすることによって、画素から出力される信号が、一旦キャパシタで積分された信号となるので、光源の変動成分や高周波のノイズがキャパシタで吸収されて除去される。更に、前記第2MOSトランジスタの第1電極にリセット電圧が与ることによって、前記第2MOSトランジスタを介してキャパシタ内の電荷が放出されてリセットされる。

## 【0032】

又、請求項23に記載するように、前記第2MOSトランジスタの第1電極が直流電圧に接続されるとともに、前記画素が、前記第2MOSトランジスタの第2電極に第1電極が接続され第2電極に直流電圧が接続された第6MOSトランジスタと、前記第2MOSトランジスタの第2電極に一端が接続され他端が前記第1MOSトランジスタの第2電極が接続される信号線に接続されるとともに、前記第6MOSトランジスタのゲート電極にリセット電圧が与えられたときに前記第6MOSトランジスタを介してリセットされるキャパシタと、を設けても良い。このような構成にすることによって、画素から出力される信号が、一旦キャパシタで積分された信号となるので、光源の変動成分や高周波のノイズがキャパシタで吸収されて除去される。更に、前記第6MOSトランジスタのゲート電極にリセット電圧が与ることによって、前記第6MOSトランジスタを介してキャパシタ内の電荷が放出されてリセットされる。

## 【0033】

請求項24に記載の固体撮像装置は、請求項16～請求項23のいずれかに記載の固体撮像装置において、前記画素に対し前記出力信号線を介して接続された負荷抵抗又は定電流源を成すMOSトランジスタを備えていることを特徴とする。

## 【0034】

## 【発明の実施の形態】

## &lt;画素構成の第1例&gt;

以下、本発明の固体撮像装置の各実施形態を図面を参照して説明する。図1は本発明の一実施形態である二次元のMOS型固体撮像装置の一部の構成を概略的に示している。同図において、G<sub>11</sub>～G<sub>m n</sub>は行列配置（マトリクス配置）された画素を示している。2は垂直走査回路であり、行（ライン）4-1、4-2、…、4-nを順次走査していく。3は水平走査回路であり、画素から出力信号線6-1、6-2、…、6-mに導出された光電変換信号を画素ごとに水平方向に順次読み出す。5は電源ラインである。各画素に対し、上記ライン4-1、4-2…、4-nや出力信号線6-1、6-2…、6-m、電源ラ

イン5だけでなく、他のライン（例えば、クロックラインやバイアス供給ライン等）も接続されるが、図1ではこれらについて省略し、図2に示す第1の実施形態において示している。

## 【0035】

出力信号線6-1、6-2、・・・、6-mごとにNチャネルのMOSトランジスタQ2が図示の如く1つずつ設けられている。MOSトランジスタQ2のドレインは出力信号線6-1に接続され、ソースは最終的な信号線9に接続され、ゲートは水平走査回路3に接続されている。尚、後述するように各画素内にはスイッチ用のNチャネルの第5MOSトランジスタも設けられている。ここで、MOSトランジスタT5は行の選択を行うものであり、トランジスタQ2は列の選択を行うものである。

## 【0036】

## &lt;第1の実施形態&gt;

図1に示した画素構成の第1例の各画素に適用される第1の実施形態について、図面を参照して説明する。図2は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。

## 【0037】

図2において、pnフォトダイオードPDが感光部（光電変換部）を形成している。そのフォトダイオードPDのアノードは第1MOSトランジスタT1のドレインとゲート、第2MOSトランジスタT2のゲート、及び第3MOSトランジスタT3のドレインに接続されている。MOSトランジスタT2のソースは行選択用の第5MOSトランジスタのT5のドレインに接続されている。MOSトランジスタのソースは出力信号線6（この出力信号線6は図1の6-1、6-2、・・・、6-mに対応する）へ接続されている。尚、MOSトランジスタT1、T2、T3、T5は、NチャネルのMOSトランジスタでバックゲートが接地されている。

## 【0038】

又、フォトダイオードPDのカソードとMOSトランジスタT2のドレインには直流電圧VPDが印加されるようになっている。一方、MOSトランジスタT1

のソースには信号  $\phi$  VPSが印加され、MOSトランジスタT2のソースには他端に信号  $\phi$  VPSが印加されるキャパシタCの一端が接続される。MOSトランジスタT3のソースには直流電圧VRBが印加されるとともに、そのゲートには信号  $\phi$  VRSが入力される。MOSトランジスタT2のドレインには信号  $\phi$  Dが入力される。又、MOSトランジスタT5のゲートには信号  $\phi$  Vが入力される。尚、本実施形態において、信号  $\phi$  VPSは、2値的に変化するものとし、MOSトランジスタT1, T2をサブスレッショルド領域で動作させるための電圧をローレベルとし、直流電圧VPDと略等しい電圧をハイレベルとする。

#### 【0039】

この実施形態において、信号  $\phi$  VPSの電圧値を切り換えてMOSトランジスタT1のバイアスを変えることにより、单一の画素において出力信号線6に導出される出力信号をフォトダイオードPDが入射光に応じて出力する電気信号（以下、「光電流」という。）に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。以下、これらの各場合について説明する。

#### 【0040】

##### （1）光電流を自然対数的に変換して出力する場合。

まず、信号  $\phi$  VPSをローレベルとし、MOSトランジスタT1, T2がサブスレッショルド領域で動作するようにバイアスされているときの動作について、図2及び図3を用いて説明する。このとき、MOSトランジスタT3のゲートには、ローレベルの信号  $\phi$  VRSが与えられるので、MOSトランジスタT3はOFFとなり、実質的に存在しないことと等価になる。

#### 【0041】

ところで、フォトダイオードPDは、例えば、図3（a）のように、P型の半導体基板（以下、「P型基板」という。）10に、N型ウェル層11を形成するとともに、そのN型ウェル層11にP型拡散層12を設けることによって形成される。又、MOSトランジスタT1は、P型基板10にN型拡散層13, 14を形成し、且つ、そのN型拡散層13, 14間のチャンネル上に順次、酸化膜15とポリシリコン層16を形成することによって構成される。ここで、N型ウェル

層11がフォトダイオードPDのカソード側を形成するとともに、P型拡散層12がアノード側を形成する。又、N型拡散層13、14が、それぞれMOSトランジスタT1のドレイン、ソースを形成するとともに、酸化膜15及びポリシリコン層16がそれぞれゲート絶縁膜とゲート電極を形成する。このような構成のフォトダイオードPD及びMOSトランジスタT1のポテンシャルは、信号 $\phi$ V<sub>PS</sub>がローレベルのとき、図3(b)のようになる。

## 【0042】

図2の回路において、フォトダイオードPDに光が入射すると光電流が発生し、MOSトランジスタのサブスレッショルド特性により、前記光電流を自然対数的に変換した値の電圧がMOSトランジスタT1、T2のゲートに発生する。この電圧により、MOSトランジスタT2に電流が流れ、キャパシタCには前記光電流の積分値を自然対数的に変換した値と同等の電荷が蓄積される。つまり、キャパシタCとMOSトランジスタT2のソースとの接続ノードaに、前記光電流の積分値を自然対数的に変換した値に比例した電圧が生じることになる。ただし、このとき、MOSトランジスタT5はOFFの状態であるとする。

## 【0043】

次に、MOSトランジスタT5のゲートにパルス信号 $\phi$ Vを与えて、MOSトランジスタT5をONにすると、キャパシタCに蓄積された電荷が、出力電流として出力信号線6に導出される。この出力信号線6に導出される電流は前記光電流の積分値を自然対数的に変換した値となる。このようにして入射光量の対数値に比例した信号(出力電流)を読み出すことができる。又、信号読み出し後、トランジスタT5をOFFする。この後、トランジスタT5をOFFとともに信号 $\phi$ DをローレベルにしてトランジスタT2を通して信号 $\phi$ Dの信号線路へキャパシタCに蓄積された電荷を放電することによって、キャパシタC及び接続ノードaの電位が初期化される。このような動作を所定の時間間隔で繰り返すことにより、刻々と変化する被写体像を広いダイナミックレンジで連続的に撮像することができる。尚、このように入射光量に対してその出力電流を自然対数的に変換する場合、信号 $\phi$ V<sub>RS</sub>は、常にローレベルのままである。

## 【0044】

(2) 光電流を線形的に変換して出力する場合。

次に、信号 $\phi$ VPSをハイレベルとしたときの動作について説明する。このとき、フォトダイオードPD及びMOSトランジスタT1のポテンシャルは、図3(c)のようになる。よって、MOSトランジスタT1は実質的にOFF状態となり、MOSトランジスタT1のソース・ドレイン間に電流が流れない。又、MOSトランジスタT3のゲートに与える信号 $\phi$ VRSをローレベルに保ち、MOSトランジスタT3はOFFする。

## 【0045】

そして、まず、MOSトランジスタT5をOFFするとともに信号 $\phi$ Dをローレベル（信号 $\phi$ VPSよりも低い電位）にするとキャパシタCの電荷がトランジスタT2を通して信号 $\phi$ Dの信号線路へ放電され、それによってキャパシタCをリセットして、接続ノードaの電位を例えば直流電圧VPDより低い電位に初期化する。この電位はキャパシタCによって保持される。その後、 $\phi$ Dをハイレベル（直流電圧VPDと同じ又は直流電圧VPDに近い電位）に戻す。このような状態において、フォトダイオードPDに光が入射すると光電流が発生する。このとき、MOSトランジスタT1のバックゲートとゲートとの間やフォトダイオードPDの接合容量などでキャパシタを構成するので、光電流による電荷が主としてMOSトランジスタT1, T2のゲートに蓄積される。よって、MOSトランジスタT1, T2のゲート電圧が前記光電流を積分した値に比例した値になる。

## 【0046】

今、接続ノードaの電位が直流電圧VPDより低いので、MOSトランジスタT2はONし、MOSトランジスタT2のゲート電圧に応じたドレイン電流がMOSトランジスタT2を流れ、MOSトランジスタT2のゲート電圧に比例した量の電荷がキャパシタCに蓄積される。よって、接続ノードaの電位が前記光電流を積分した値に比例した値になる。次に、MOSトランジスタT5のゲートにパルス信号 $\phi$ Vを与えて、MOSトランジスタT5をONにすると、キャパシタCに蓄積された電荷が、出力電流として出力信号線6に導出される。この出力電流は前記光電流の積分値を線形的に変換した値となる。

## 【0047】

このようにして入射光量に比例した信号（出力電流）を読み出すことができる。又、この後、トランジスタT5をOFFとするとともに信号 $\phi$ DをローレベルにしてトランジスタT2を通して信号 $\phi$ Dの信号線路へ放電することによって、キャパシタC及び接続ノードaの電位が初期化される。しかる後、MOSトランジスタT3のゲートにハイレベルの信号 $\phi$ VRSを与えることで、MOSトランジスタT3をONとして、フォトダイオードPD、トランジスタT1のドレイン電圧及びトランジスタT1、T2のゲート電圧を初期化させる。このような動作を所定の時間間隔で繰り返すことにより、刻々と変化する被写体像をS/N比の良好な状態で連続的に撮像することができる。

## 【0048】

このように、本実施形態においては、簡単な電位操作により同一の画素で複数の出力特性を切り換えることが可能になる。尚、信号を対数変換して出力する状態から線形変換して出力する状態に切り換える際には、まず $\phi$ VPSの電位調整により出力の切り換えを行ってから、MOSトランジスタT3によるMOSトランジスタT1などのリセットを行うことが好ましい。一方、信号を線形変換して出力する状態から対数変換して出力する状態に切り換える際には、MOSトランジスタT3によるMOSトランジスタT1などのリセットは特に必要ない。これは、MOSトランジスタT1が完全なOFF状態ではないことに起因してMOSトランジスタT1に蓄積されたキャリアは逆極性のキャリアによってうち消されるためである。

## 【0049】

又、各画素からの信号読み出しは電荷結合素子（CCD）を用いて行うようにしてもかまわない。この場合、図2のMOSトランジスタT5に相当するポテンシャルレベルを可変としたポテンシャルの障壁を設けることにより、CCDへの電荷読み出しを行えばよい。

## 【0050】

＜画素構成の第2例＞

図4は本発明の他の実施形態である二次元のMOS型固体撮像装置の一部の構

成を概略的に示している。同図において、 $G_{11} \sim G_{mn}$  は行列配置（マトリクス配置）された画素を示している。2は垂直走査回路であり、行（ライン）4-1、4-2、……、4-nを順次走査していく。3は水平走査回路であり、画素から出力信号線6-1、6-2、……、6-mに導出された光電変換信号を画素ごとに水平方向に順次読み出す。5は電源ラインである。各画素に対し、上記ライン4-1、4-2……、4-nや出力信号線6-1、6-2……、6-m、電源ライン5だけでなく、他のライン（例えば、クロックラインやバイアス供給ライン等）も接続されるが、図4ではこれらについて省略し、図3以降の各実施形態において示している。

#### 【0051】

出力信号線6-1、6-2、……、6-mごとにNチャネルのMOSトランジスタQ1、Q2が図示の如く1組ずつ設けられている。MOSトランジスタQ1のゲートは直流電圧線7に接続され、ドレインは出力信号線6-1に接続され、ソースは直流電圧VPS'のライン8に接続されている。一方、MOSトランジスタQ2のドレインは出力信号線6-1に接続され、ソースは最終的な信号線9に接続され、ゲートは水平走査回路3に接続されている。

#### 【0052】

画素 $G_{11} \sim G_{mn}$ には、後述するように、それらの画素で発生した光電荷に基づく信号を出力するNチャネルのMOSトランジスタTaが設けられている。MOSトランジスタTaと上記MOSトランジスタQ1との接続関係は図5(a)のようになる。このMOSトランジスタTaは、第2、第3、第6及び第7の実施形態では、第4MOSトランジスタT4に、第4、第5、第8～第10の実施形態では、第2MOSトランジスタT2に相当する。ここで、MOSトランジスタQ1のソースに接続される直流電圧VPS' と、MOSトランジスタTaのドレインに接続される直流電圧VPD' との関係は  $VPD' > VPS'$  であり、直流電圧VPS'は例えばグランド電圧（接地）である。この回路構成は上段のMOSトランジスタTaのゲートに信号が入力され、下段のMOSトランジスタQ1のゲートには直流電圧DCが常時印加される。このため下段のMOSトランジスタQ1は抵抗又は定電流源と等価であり、図5(a)の回路はソースフォロワ型の増幅回

路となっている。この場合、MOSトランジスタT<sub>a</sub>から増幅出力されるのは電流であると考えてよい。

#### 【0053】

MOSトランジスタQ<sub>2</sub>は水平走査回路3によって制御され、スイッチ素子として動作する。尚、後述するように図6以降の各実施形態の画素内にはスイッチ用のNチャネルの第5MOSトランジスタT<sub>5</sub>も設けられている。この第5MOSトランジスタT<sub>5</sub>も含めて表わすと、図5(a)の回路は正確には図5(b)のようになる。即ち、MOSトランジスタT<sub>5</sub>がMOSトランジスタQ<sub>1</sub>とMOSトランジスタT<sub>a</sub>との間に挿入されている。ここで、MOSトランジスタT<sub>5</sub>は行の選択を行うものであり、トランジスタQ<sub>2</sub>は列の選択を行うものである。尚、図4および図5に示す構成は以下に説明する第2の実施形態～第10の実施形態に共通の構成である。

#### 【0054】

図5のように構成することにより信号のゲインを大きく出力することができる。従って、画素がダイナミックレンジ拡大のために感光素子から発生する光電流を自然対数的に変換しているような場合は、そのままでは出力信号が小さいが、本増幅回路により充分大きな信号に増幅されるため、後続の信号処理回路(図示せず)での処理が楽になる。また、増幅回路の負荷抵抗部分を構成するトランジスタQ<sub>1</sub>を画素内に設けずに、列方向に配置された複数の画素が接続される出力信号線6-1、6-2、・・・、6-mごとに設けることにより、負荷抵抗又は定電流源の数を低減でき、半導体チップ上で増幅回路が占める面積を少なくできる。

#### 【0055】

##### 〈第2の実施形態〉

図4に示した画素構成の第2例の各画素に適用される第2の実施形態について、図面を参照して説明する。図6は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図2に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

## 【0056】

図6に示すように、本実施形態では、図2に示す画素に、接続ノードaにゲートが接続され接続ノードaにかかる電圧に応じた電流増幅を行う第4MOSトランジスタT4と、このMOSトランジスタT4のソースにドレインが接続された行選択用の第5MOSトランジスタT5と、接続ノードaにドレインが接続されキャパシタC及び接続ノードaの電位の初期化を行う第4MOSトランジスタT6とが付加された構成となる。MOSトランジスタT5のソースは出力信号線6（この出力信号線6は図4の6-1、6-2、・・・、6-mに対応する）へ接続されている。尚、MOSトランジスタT4～T6も、MOSトランジスタT1～T3と同様に、NチャネルのMOSトランジスタでバックゲートが接地されている。

## 【0057】

又、MOSトランジスタT4のドレインには直流電圧VPDが印加され、MOSトランジスタT5のゲートには信号 $\phi$ Vが入力される。又、MOSトランジスタT6のソースには直流電圧VRB2が印加されるとともに、そのゲートには信号 $\phi$ VRS2が入力される。尚、本実施形態において、MOSトランジスタT1～T3及びキャパシタCは、第1の実施形態（図2）と同様の動作を行い、信号 $\phi$ VPSの電圧値を切り換えてMOSトランジスタT1のバイアスを変えることにより、出力信号線6に導出される出力信号を光電流に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。以下これらの各場合における動作を説明する。

## 【0058】

## (1) 光電流を自然対数的に変換して出力する場合。

まず、信号 $\phi$ VPSをローレベルとし、MOSトランジスタT1、T2がサブスレッショルド領域で動作するようにバイアスされているときの動作について、説明する。このとき、MOSトランジスタT3のゲートには、第1の実施形態と同様にローレベルの信号 $\phi$ VRSが与えられるので、MOSトランジスタT3はOFFとなり、実質的に存在しないことと等価になる。

## 【0059】

フォトダイオードPDに光が入射すると光電流が発生し、MOSトランジスタのサブスレッショルド特性により、前記光電流を自然対数的に変換した値の電圧がMOSトランジスタT1, T2のゲートに発生する。この電圧により、MOSトランジスタT2に電流が流れ、キャパシタCには前記光電流の積分値を自然対数的に変換した値と同等の電荷が蓄積される。つまり、キャパシタCとMOSトランジスタT2のソースとの接続ノードaに、前記光電流の積分値を自然対数的に変換した値に比例した電圧が生じることになる。ただし、このとき、MOSトランジスタT5, T6はOFF状態である。

## 【0060】

次に、MOSトランジスタT5のゲートにパルス信号を与えて、MOSトランジスタT5をONにすると、MOSトランジスタT4のゲートにかかる電圧に比例した電流がMOSトランジスタT4, T5を通って出力信号線6に導出される。今、MOSトランジスタT4のゲートにかかる電圧は、接続ノードaにかかる電圧であるので、出力信号線6に導出される電流は前記光電流の積分値を自然対数的に変換した値となる。

## 【0061】

このようにして入射光量の対数値に比例した信号（出力電流）を読み出すことができる。信号読み出し後はMOSトランジスタT5をOFFにするとともに、MOSトランジスタT6のゲートにハイレベルの信号 $\phi$ VRS2を与えることでMOSトランジスタT6をONとして、キャパシタC及び接続ノードaの電位を初期化させることができる。尚、このように入射光量に対してその出力電流を自然対数的に変換する場合、信号 $\phi$ VRSは、常にローレベルのままである。

## 【0062】

## (2) 光電流を線形的に変換して出力する場合。

次に、信号 $\phi$ VPSをハイレベルとしたときの動作について説明する。このとき、MOSトランジスタT3のゲートにローレベルの信号 $\phi$ VRSを与えて、MOSトランジスタT3はOFFとする。そして、まず、MOSトランジスタT6のゲートにハイレベルの信号 $\phi$ VRS2を与えて該MOSトランジスタT6をONする

ことによりキャパシタCをリセットするとともに、接続ノードaの電位を直流電圧VPDより低い電位VRB2に初期化する。この電位はキャパシタCによって保持される。その後、信号φVRS2をローレベルとして、MOSトランジスタT6をOFFとする。このような状態において、フォトダイオードPDに光が入射すると光電流が発生する。このとき、MOSトランジスタT1のバックゲートとゲートとの間やフォトダイオードPDの接合容量でキャパシタを構成するので、光電流による電荷がMOSトランジスタT1のゲート及びドレインに蓄積される。よって、MOSトランジスタT1, T2のゲート電圧が前記光電流を積分した値に比例した値になる。

#### 【0063】

今、接続ノードaの電位が直流電圧VPDより低いので、MOSトランジスタT2はONし、MOSトランジスタT2のゲート電圧に応じたドレイン電流がMOSトランジスタT2を流れ、MOSトランジスタT2のゲート電圧に比例した量の電荷がキャパシタCに蓄積される。よって、接続ノードaの電位が前記光電流を積分した値に比例した値になる。次に、MOSトランジスタT5のゲートにパルス信号を与えて、MOSトランジスタT5をONにすると、MOSトランジスタT4のゲートにかかる電圧に比例した電流がMOSトランジスタT4, T5を通って出力信号線6に導出される。MOSトランジスタT4のゲートにかかる電圧は、接続ノードaの電圧であるので、出力信号線6に導出される電流は前記光電流の積分値を線形的に変換した値となる。

#### 【0064】

このようにして入射光量に比例した信号（出力電流）を読み出すことができる。信号読み出し後は、まず、MOSトランジスタT5をOFFにするとともに、MOSトランジスタT3のゲートにハイレベルの信号φVRSを与えることで、MOSトランジスタをONとして、フォトダイオードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT1, T2のゲート電圧を初期化させる。次に、MOSトランジスタT6のゲートにハイレベルの信号φVRS2を与えることでMOSトランジスタT6をONとして、キャパシタC及び接続ノードaの電位を初期化させる。

## 【0065】

## &lt;第3の実施形態&gt;

第3の実施形態について、図面を参照して説明する。図7は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図6に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

## 【0066】

図7に示すように、本実施形態では、MOSトランジスタT2のドレインに信号 $\phi D$ を与えることによってキャパシタC及び接続ノードaの電位を初期化するようにし、それによってMOSトランジスタT6を削除した構成となっている。その他の構成は第2の実施形態（図6）と同一である。尚、信号 $\phi D$ のハイレベル期間では、キャパシタCで積分が行なわれ、ローレベル期間では、キャパシタCの電荷がMOSトランジスタT2を通して放電され、キャパシタCの電圧及びMOSトランジスタT4のゲートは略クロック $\phi D$ のローレベル電圧になる（リセット）。本実施形態では、MOSトランジスタT6を省略できる分、構成がシンプルになる。

## 【0067】

この実施形態において、出力電流を光電流に対して自然対数的に変換させる場合は、MOSトランジスタT3をOFF状態に固定し、信号 $\phi VPS$ を直流電圧 $V_{PD}$ よりも低い電圧にするとともに、信号 $\phi D$ をハイレベル（例えば、直流電圧 $V_{PD}$ と略等しい電圧）にして、光電流の積分値を自然対数的に変換した値と同等の電荷をキャパシタCに蓄積する。そして、所定のタイミングでMOSトランジスタT5をONにして、MOSトランジスタT4のゲートにかかる電圧に比例した電流をMOSトランジスタT4、T5を通して出力信号線6に導出する。

## 【0068】

その後、MOSトランジスタT5をOFFするとともに信号 $\phi D$ をローレベル（信号 $\phi VPS$ よりも低い電圧）にすると、キャパシタCの電荷がMOSトランジスタT2を通して信号 $\phi D$ の信号線路へ放電され、それによって、キャパシタC及び接続ノードaの電圧が初期化される。

## 【0069】

これに対して、出力電流を光電流に対して線形的に変換させる場合は、まず、MOSトランジスタT3をOFFにして、信号 $\phi$ VPSの電圧を直流電圧VPDと略等しくするとともに信号 $\phi$ Dをハイレベルにする。これに先だって、MOSトランジスタT2を用いた初期化動作を行うことによって、第2の実施形態と同様に接続ノードaの直流電圧VPDより低い電圧となっている。このような状態で、光電流の積分値を線形的に変換した値と同等の電荷をキャパシタCに蓄積する。そして、所定のタイミングでMOSトランジスタT5をONにして、MOSトランジスタT4のゲートにかかる電圧に比例した電流をMOSトランジスタT4, T5を通して出力信号線6に導出する。

## 【0070】

その後、まず、信号 $\phi$ DをローレベルにしてキャパシタCの電荷をMOSトランジスタT2を通して信号 $\phi$ Dの信号線路に放電して、接続ノードaの電圧を信号 $\phi$ VPSの電圧より低い電圧に初期化する。続いて、MOSトランジスタT3をONして、フォトダイオードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT1, T2のゲート電圧を初期化する。

## 【0071】

## &lt;第4の実施形態&gt;

第4の実施形態について、図面を参照して説明する。図8は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図7に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

## 【0072】

図8に示すように、本実施形態では、MOSトランジスタT2のドレインに直流電圧VPDが印加されるとともに、キャパシタC及びMOSトランジスタT4を削除した構成となっている。その他の構成は第3の実施形態(図7)と同一である。

## 【0073】

このような構成の回路において、第3の実施形態と同様に、信号 $\phi$ VPSの電圧

値を切り換えてMOSトランジスタT1のバイアスを変えることにより、出力信号線6に導出される出力信号を光電流に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。

#### 【0074】

このように信号 $\phi$ VPSの電圧値を切り換えてMOSトランジスタT2のゲート電圧をフォトダイオードPDで発生する光電流に対して自然対数的に、又は、線形的に変化させることによって、前記光電流に対して自然対数的に、又は、線形的に比例した値のドレイン電流がMOSトランジスタT2を流れる。そして、MOSトランジスタT5のゲートに信号 $\phi$ Vを与えてONとすると、前記光電流に対して自然対数的に、又は、線形的に比例した値のドレイン電流が、MOSトランジスタT5を通して出力信号線6に導出される。このとき、MOSトランジスタT2及びMOSトランジスタQ1(図4)の導通時抵抗とそれらを流れる電流によって決まるMOSトランジスタQ1のドレイン電圧が、信号として出力信号線6に現れる。このようにして信号が読み出された後、MOSトランジスタT5がOFFになる。入射光量に対して線形的に比例した信号が読み出された場合、この信号を読み出した後、MOSトランジスタT3をONにして、フォトダイオードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT1、T2のゲート電圧を初期化する。

#### 【0075】

尚、本実施形態では上記第3の実施形態のように、光信号をキャパシタCで一旦積分することを行わないので、積分時間が不要となり、又、キャパシタCのリセットも不要であるので、その分信号処理の高速化が図れる。又、本実施形態では、第3の実施形態に比し、キャパシタC及びMOSトランジスタT4を省略できる分、構成が更にシンプルになり画素サイズを小さくすることができる。

#### 【0076】

##### 〈第5の実施形態〉

第5の実施形態について、図面を参照して説明する。図9は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図8に示

す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

#### 【0077】

図9に示すように、本実施形態では、フォトダイオードPDのカソードに信号 $\phi_{VPD}$ が入力され、MOSトランジスタT1のソースに直流電圧VPSが印加されるとともに、MOSトランジスタT2のドレインに直流電圧VDDが印加される。その他の構成は第4の実施形態（図8）と同一である。

#### 【0078】

このような構造の画素において、フォトダイオードPDのカソードに与える信号 $\phi_{VPD}$ を直流電圧VPSより高いハイレベルにして、MOSトランジスタT1, T2をサブスレッショルド領域で動作させる。このとき、MOSトランジスタT5をONにすると、入射光量の対数値に比例した信号（出力電流）を読み出すことができる。又、フォトダイオードPDのカソードに与える信号 $\phi_{VPD}$ を直流電圧VPSと同等のローレベルにして、MOSトランジスタT5をONにすると、入射光量に比例した信号を読み出すことができる。

#### 【0079】

このように、本実施形態は、第4の実施形態の直流電圧VPDを信号 $\phi_{VPD}$ に、信号 $\phi_{VPS}$ を直流電圧VPSに変更したものである。よって、上記したように、出力電流を入射光量に対して自然対数的に変換する場合と線形的に変換する場合と切り換えるために、第4の実施形態で信号 $\phi_{VPS}$ のレベルを切り換える代わりに、本実施形態では信号 $\phi_{VPD}$ を切り換える。それ以外の動作については、第4の実施形態における動作と同様である。

#### 【0080】

#### 〈第6の実施形態〉

第6の実施形態について、図面を参照して説明する。図10は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。又、図11は、画素内のMOSトランジスタT1とフォトダイオードPDの構成を示す断面図と、MOSトランジスタT1のソース、ゲート、ドレインそれぞれのポテンシャルを示す図である。尚、図7に示す画素と同様の目的で使用される素子及び信

号線などは、同一の符号を付して、その詳細な説明は省略する。

【0081】

図10に示すように、本実施形態では、第3の実施形態（図7）のようにMOSトランジスタT1のドレインとゲートを接続せずに、ソースとゲートを接続するようにしている。第3の実施形態における画素の構造をこのように変更した画素の動作について、図10及び図11を使用して説明する。

【0082】

ところで、フォトダイオードPDは、例えば、図11（a）のように、P型基板10に、N型ウェル層11を形成するとともに、そのN型ウェル層11にP型拡散層12を設けることによって形成される。又、MOSトランジスタT1は、P型基板10にN型拡散層13、14を形成し、且つ、そのN型拡散層13、14間にチャンネル上に順次、酸化膜15とポリシリコン層16を形成することによって構成される。ここで、N型ウェル層11がフォトダイオードPDのカソード側を形成するとともに、P型拡散層12がアノード側を形成する。又、N型拡散層13、14が、それぞれMOSトランジスタT1のドレイン、ソースを形成するとともに、酸化膜15及びポリシリコン層16がそれぞれゲート絶縁膜とゲート電極を形成する。

【0083】

（1）光電流を自然対数的に変換して出力する場合。

まず、信号 $\phi$ VPSを直流電圧VPDに対して十分低い電圧となるローレベルとしたときの動作について説明する。このようにすることによって、MOSトランジスタT1のソース・ドレイン間の電圧差を大きくして、図11（b）のようにゲート・ソース間に発生する電圧をスレッショルド電圧VTHより小さくする。このようにすることによって、MOSトランジスタT1がサブスレッショルド領域で動作するようにバイアスされているときと同様の状態となる。そのため、フォトダイオードPDに光が入射して光電流が発生すると、MOSトランジスタのサブスレッショルド特性により、第1の実施形態で説明したように、前記光電流を自然対数的に変換した値の電圧がMOSトランジスタT1の第1電極（ここではドレイン）に発生する。

## 【0084】

その後の動作は、第3の実施形態（図7）と同様の動作を行う。即ち、キャパシタCに前記光電流を自然対数的に変換した値と同等の電荷が蓄積される。このとき、MOSトランジスタT5をONにすると、キャパシタCへ蓄積された電荷に比例した電流がMOSトランジスタT4, T5を通り、出力信号線6へ導出される。このようにして、入射光量の対数値に比例した信号（出力電流）を読み出すことができる。その後、MOSトランジスタT5をOFFするとともに、信号 $\phi$ Dをローレベルにし、キャパシタCの電荷をMOSトランジスタT2を通して信号 $\phi$ Dの信号線路に放電して、キャパシタC及び接続ノードaの電圧を初期化する。又、このように入射光量に対してその出力電流を自然対数的に変換する場合、信号 $\phi$ VRSは、常にローレベルのままであり、MOSトランジスタT3はOFFとなっている。

## 【0085】

## (2) 光電流を線形的に変換して出力する場合。

次に、信号 $\phi$ VPSを直流電圧VPDより若干低い電位となるハイレベルとしたときの動作について説明する。このとき、MOSトランジスタT1において、ソース、ゲート、ドレインのポテンシャルの関係は、図11(c)のようになり、MOSトランジスタT1は実質的にカットオフ状態となる。よって、MOSトランジスタT1のソース・ドレイン間に電流が流れない。又、MOSトランジスタT3のゲートにローレベルの信号 $\phi$ VRSを与えて、MOSトランジスタT3はOFFとする。

## 【0086】

そして、まず、MOSトランジスタT2のドレインにローレベルの信号 $\phi$ Dを与えることによって、第3の実施形態（図7）と同様に、キャパシタCをリセットするとともに、接続ノードaの電位を直流電圧VPDより低い電位にする。その後、信号 $\phi$ Dをハイレベルとする。その後の動作については、第3の実施形態と同様の動作を行う。即ち、フォトダイオードPDに光が入射して光電流が発生すると、MOSトランジスタT1のバックゲートとゲートとの間やフォトダイオードPDの接合容量でキャパシタを構成するので、光電流による電荷が主としてM

OSトランジスタT1, T2のゲートに蓄積される。よって、MOSトランジスタT1, T2のゲート電圧が前記光電流を積分した値に比例した値になる。

## 【0087】

今、接続ノードaの電位が直流電圧VPDより低いので、MOSトランジスタT2がONし、MOSトランジスタT2のゲート電圧に応じたドレイン電流がMOSトランジスタT2を流れ、MOSトランジスタT2のゲート電圧に比例した量の電荷がキャパシタCに蓄積される。よって、接続ノードaの電位が前記光電流を積分した値に比例した値になる。このとき、MOSトランジスタT5のゲートにパルス信号を与えて、MOSトランジスタT5をONにすると、MOSトランジスタT4のゲートにかかる電圧に比例した電流がMOSトランジスタT4, T5を通って出力信号線6に導出される。

## 【0088】

このようにして入射光量に比例した信号（出力電流）を画素から読み出すことができる。信号読み出し後は、まず、MOSトランジスタT5をOFFにするとともに、MOSトランジスタT3のゲートにハイレベルの信号 $\phi$ VRSを与えることで、MOSトランジスタをONとして、フォトダイオードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT2のゲート電圧を初期化させる。次に、MOSトランジスタT2のドレインにローレベルの信号 $\phi$ Dを与えることでMOSトランジスタT2を通してキャパシタCの電荷を放電して、キャパシタC及び接続ノードaの電位を初期化させる。

## 【0089】

## &lt;第7の実施形態&gt;

第7の実施形態について、図面を参照して説明する。図12は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図10に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

## 【0090】

図12に示すように、本実施形態では、MOSトランジスタT1のゲートに直流電圧VRGが印加される。このとき、予め直流電圧VRGを信号 $\phi$ VPSよりも若干

高くするなどして調整することによって、MOSトランジスタT1のソースとフォトダイオードPDのカソードとの間の電圧差を小さくする。このようにすることによって、MOSトランジスタT1をサブスレッショルド領域で動作させる場合、信号φVPSの電圧を第6の実施形態のように直流電圧VPDに比べて極端に低くしなくとも、MOSトランジスタT1のポテンシャルが先の図11(b)で説明したときのものと同様の状態になる。よって、第6の実施形態と比べて、信号φVPSがハイレベルであるときの電圧とローレベルのときの電圧の差が小さくなる。尚、本実施形態において、入射光量又は入射光量の対数値に比例した信号(出力電流)を出力するときの動作は、第6の実施形態(図10)と同様であるので、詳細な説明は省略する。

#### 【0091】

##### 〈第8の実施形態〉

第8の実施形態について、図面を参照して説明する。図13は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図10に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

#### 【0092】

図13に示すように、本実施形態では、MOSトランジスタT2のドレインが印加されるとともに、キャパシタC及びMOSトランジスタT4を削除した構成となっている。その他の構成は第6の実施形態(図10)と同一である。

#### 【0093】

このように、本実施形態の構成と第6の実施形態の構成との関係は、第4の実施形態の構成(図8)と第3の実施形態の構成(図7)との関係と同一である。よって、フォトダイオードPD及びMOSトランジスタT1～T3、第6の実施形態におけるフォトダイオードPD及びMOSトランジスタT1～T3と同様の動作を行い、又、MOSトランジスタT3、T5において、第4の実施形態におけるMOSトランジスタT3、T5と同様の動作を行う。

#### 【0094】

##### 〈第9の実施形態〉

第9の実施形態について、図面を参照して説明する。図14は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図13に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

#### 【0095】

図14に示すように、フォトダイオードPDのカソードに信号φVPDが入力され、MOSトランジスタT1のソースに直流電圧VPSが印加されるとともに、MOSトランジスタT2のドレインに直流電圧VDDが印加される。又、本実施形態の構成と第8の実施形態（図13）の構成との関係は、第5の実施形態の構成（図9）と第4の実施形態の構成（図8）との関係と同一である。よって、フォトダイオードPDのカソードに与える信号φVPDを直流電圧VPSより十分高いハイレベルにして、MOSトランジスタT1、T2をサブスレッショルド領域で動作させる。このとき、MOSトランジスタT5をONにすると、入射光量の対数値に比例した信号（出力電流）を読み出すことができる。又、フォトダイオードPDのカソードに与える信号φVPDを直流電圧VPSより若干高い電位となるローレベルにして、MOSトランジスタT1のゲート及びドレインに電荷を蓄積させる。このとき、MOSトランジスタT5をONにすると、入射光量に比例した信号を読み出すことができる。

#### 【0096】

#### ＜第10の実施形態＞

第10の実施形態について、図面を参照して説明する。図15は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図12に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

#### 【0097】

図15に示すように、本実施形態では、MOSトランジスタT2のドレインが印加されるとともに、キャパシタC及びMOSトランジスタT4を削除した構成となっている。その他の構成は第7の実施形態（図12）と同一である。

## 【0098】

このように、本実施形態の構成と第7の実施形態の構成との関係は、第4の実施形態の構成（図8）と第3の実施形態の構成（図7）との関係と同一である。よって、フォトダイオードPD及びMOSトランジスタT1～T3において、第7の実施形態におけるフォトダイオードPD及びMOSトランジスタT1～T3と同様の動作を行い、又、MOSトランジスタT3、T5において、第4の実施形態におけるMOSトランジスタT3、T5と同様の動作を行う。

## 【0099】

以上説明した第1～第10の実施形態は、画素内の能動素子であるMOSトランジスタT1～T6を全てNチャネルのMOSトランジスタで構成しているが、これらのMOSトランジスタT1～T6を全てPチャネルのMOSトランジスタで構成してもよい。図17及び図20～図28には、上記第1～第10の実施形態をPチャネルのMOSトランジスタで構成した例である第11～第20の実施形態を示している。そのため図16～図28では接続の極性や印加電圧の極性が逆になっている。例えば、図17（第11の実施形態）において、フォトダイオードPDはアノードに直流電圧VPDに接続され、カソードが第1MOSトランジスタT1のドレインとゲートに接続され、また第2MOSトランジスタのゲートに接続されている。第1MOSトランジスタT1のソースは信号φVPSが入力される。

## 【0100】

ところで、図17のような画素が対数変換を行うとき、信号φVPSの電圧と直流電圧VPDは、 $\phi VPS > VPD$  となっており、図2（第1の実施形態）と逆である。また、キャパシタCの出力電圧は初期値が高い電圧で、積分によって降下する。また、第3MOSトランジスタT3をONさせるときには、低い電圧をゲートに印加する。更に、図20以降の実施形態（第12～第20の実施形態）において、第5MOSトランジスタT5や第6MOSトランジスタT6をONさせるときには、低い電圧をゲートに印加する。以上の通り、NチャネルのMOSトランジスタを使った場合に比し、PチャネルのMOSトランジスタを用いる場合は、電圧関係や接続関係が一部異なるが、構成は実質的に同一であり、また基本的

な動作も同一であるので、図17及び図20～図28については図面で示すのみで、その構成や動作についての説明は省略する。

### 【0101】

第11の実施形態の画素を含む固体撮像装置の全体構成を説明するためのブロック回路構成図を図16に示し、第12～第20実施形態の画素を含む固体撮像装置の全体構成を説明するためのブロック回路構成図を図18に示している。図16及び図18については、図1及び図4と同一部分（同一の役割部分）に同一の符号を付して説明を省略する。以下、図18の構成について簡単に説明する。列方向に配列された出力信号線6-1、6-2、…、6-mに対してPチャネルのMOSトランジスタQ1とPチャネルのMOSトランジスタQ2が接続されている。MOSトランジスタQ1のゲートは直流電圧線7に接続され、ドレインは出力信号線6-1に接続され、ソースは直流電圧VPS'のライン8に接続されている。一方、MOSトランジスタQ2のドレインは出力信号線6-1に接続され、ソースは最終的な信号線9に接続され、ゲートは水平走査回路3に接続されている。ここで、MOSトランジスタQ1は画素内のPチャネルのMOSトランジスタTaと共に図19(a)に示すような增幅回路を構成している。尚、MOSトランジスタTaは、第12、第13、第16、第17の実施形態では第4MOSトランジスタT4に相当し、又、第14、第15、第18～第20の実施形態では第2MOSトランジスタT2に相当する。

### 【0102】

この場合、MOSトランジスタQ1はMOSトランジスタTaの負荷抵抗又は定電流源となっている。従って、このトランジスタQ1のソースに接続される直流電圧VPS' と、MOSトランジスタTaのドレインに接続される直流電圧VPD' との関係は、 $VPD' < VPS'$  であり、直流電圧VPD' は例えばグランド電圧（接地）である。トランジスタQ1のドレインはトランジスタTaに接続され、ゲートには直流電圧が印加されている。PチャネルのMOSトランジスタQ2は水平走査回路3によって制御され、増幅回路の出力を最終的な信号線9へ導出する。第12～第20の実施形態のように、画素内に設けられた第5MOSトランジスタT5を考慮すると、図19(a)の回路は図19(b)のように表わされる

## 【0103】

## 【発明の効果】

以上説明したように、本発明の固体撮像装置によれば、フォトダイオードなどの感光素子で発生した電気信号を対数変換して出力するか、線形的に変換して出力するかを自由に選択できる。従って、例えば、輝度範囲の広い被写体の撮像には対数変換に切り換えて使用し、低輝度の被写体や輝度範囲の狭い被写体の撮像には、線形変換に切り換えて使用するという使い分けができる。そして、そのことによって、低輝度から高輝度までの幅広い被写体を高精度に撮像できる。更に、能動素子をMOSトランジスタで構成することにより高集積化が容易となり、周辺の処理回路（A/Dコンバータ、デジタル・システム・プロセッサ、メモリ）等とともにワンチップ上に形成することができる。

## 【図面の簡単な説明】

【図1】本発明の一実施形態である二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図2】本発明の第1の実施形態の1画素の構成を示す回路図。

【図3】本発明で使用する画素の構成及びポテンシャルの関係を表した図。

【図4】本発明の一実施形態である二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図5】図4の一部の回路図。

【図6】本発明の第2の実施形態の1画素の構成を示す回路図。

【図7】本発明の第3の実施形態の1画素の構成を示す回路図。

【図8】本発明の第4の実施形態の1画素の構成を示す回路図。

【図9】本発明の第5の実施形態の1画素の構成を示す回路図。

【図10】本発明の第6の実施形態の1画素の構成を示す回路図。

【図11】第6の実施形態で使用する画素の構成及びポテンシャルの関係を表した図。

【図12】本発明の第7の実施形態の1画素の構成を示す回路図。

【図13】本発明の第8の実施形態の1画素の構成を示す回路図。

【図14】本発明の第9の実施形態の1画素の構成を示す回路図。

【図15】本発明の第10の実施形態の1画素の構成を示す回路図。

【図16】画素内の能動素子をPチャネルのMOSトランジスタで構成した実施形態の場合の本発明の二次元固体撮像装置の全体の構成を説明するためのプロック回路図。

【図17】本発明の第11の実施形態の1画素の構成を示す回路図。

【図18】画素内の能動素子をPチャネルのMOSトランジスタで構成した実施形態の場合の本発明の二次元固体撮像装置の全体の構成を説明するためのプロック回路図。

【図19】図18の一部の回路図。

【図20】本発明の第12の実施形態の1画素の構成を示す回路図。

【図21】本発明の第13の実施形態の1画素の構成を示す回路図。

【図22】本発明の第14の実施形態の1画素の構成を示す回路図。

【図23】本発明の第15の実施形態の1画素の構成を示す回路図。

【図24】本発明の第16の実施形態の1画素の構成を示す回路図。

【図25】本発明の第17の実施形態の1画素の構成を示す回路図。

【図26】本発明の第18の実施形態の1画素の構成を示す回路図。

【図27】本発明の第19の実施形態の1画素の構成を示す回路図。

【図28】本発明の第20の実施形態の1画素の構成を示す回路図。

【図29】従来例の1画素の構成を示す回路図。

#### 【符号の説明】

G11～Gm n 画素

2 垂直走査回路

3 水平走査回路

4-1～4-n 行選択線

6-1～6-m 出力信号線

PD フォトダイオード

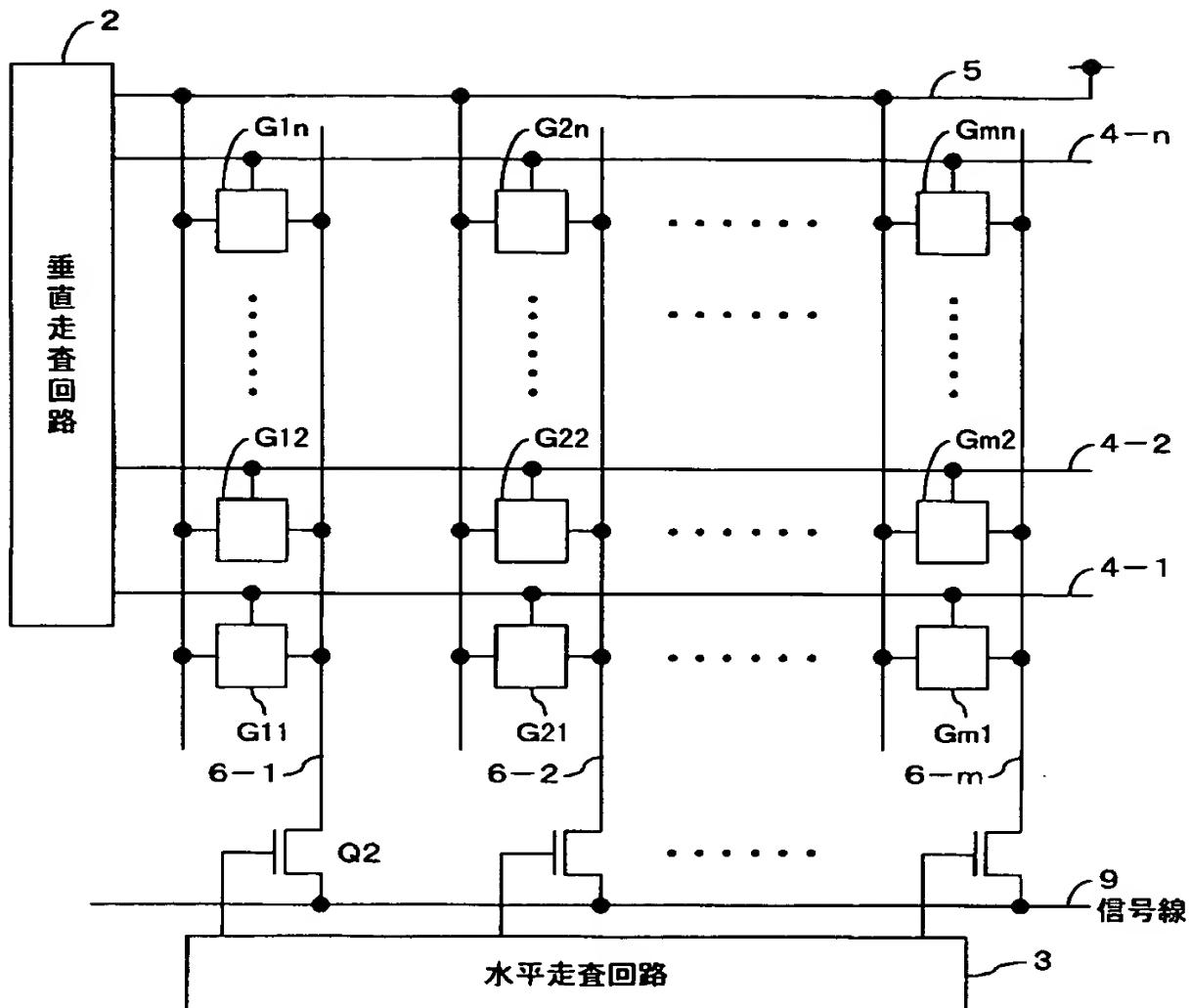
T 1 ~ T 6 第1~第6MOSトランジスタ

C キャパシタ

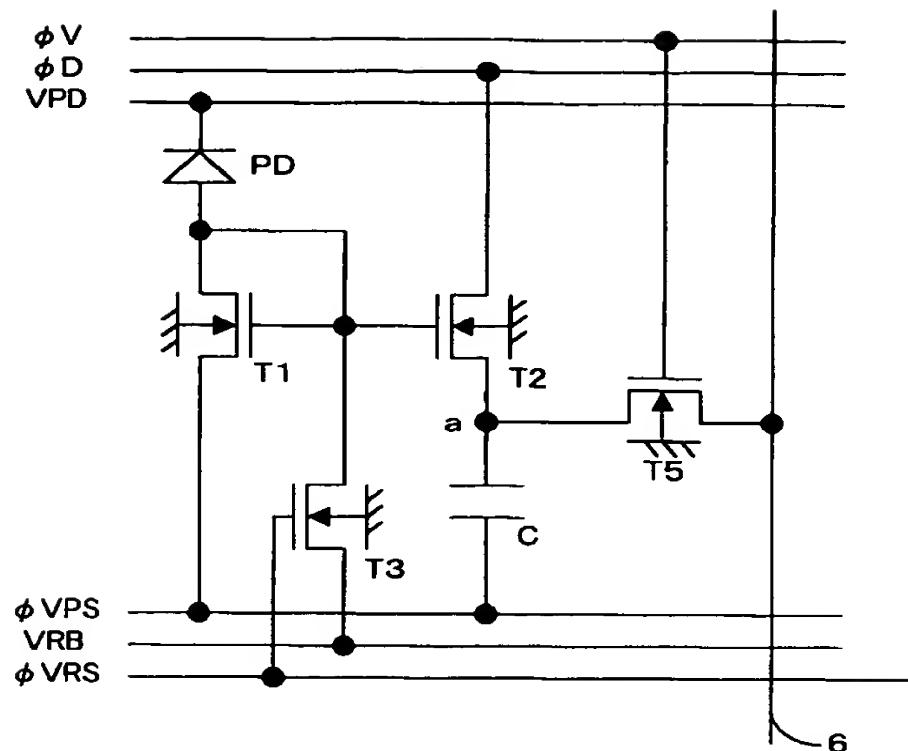
C<sub>s</sub> 接合容量

【書類名】 図面

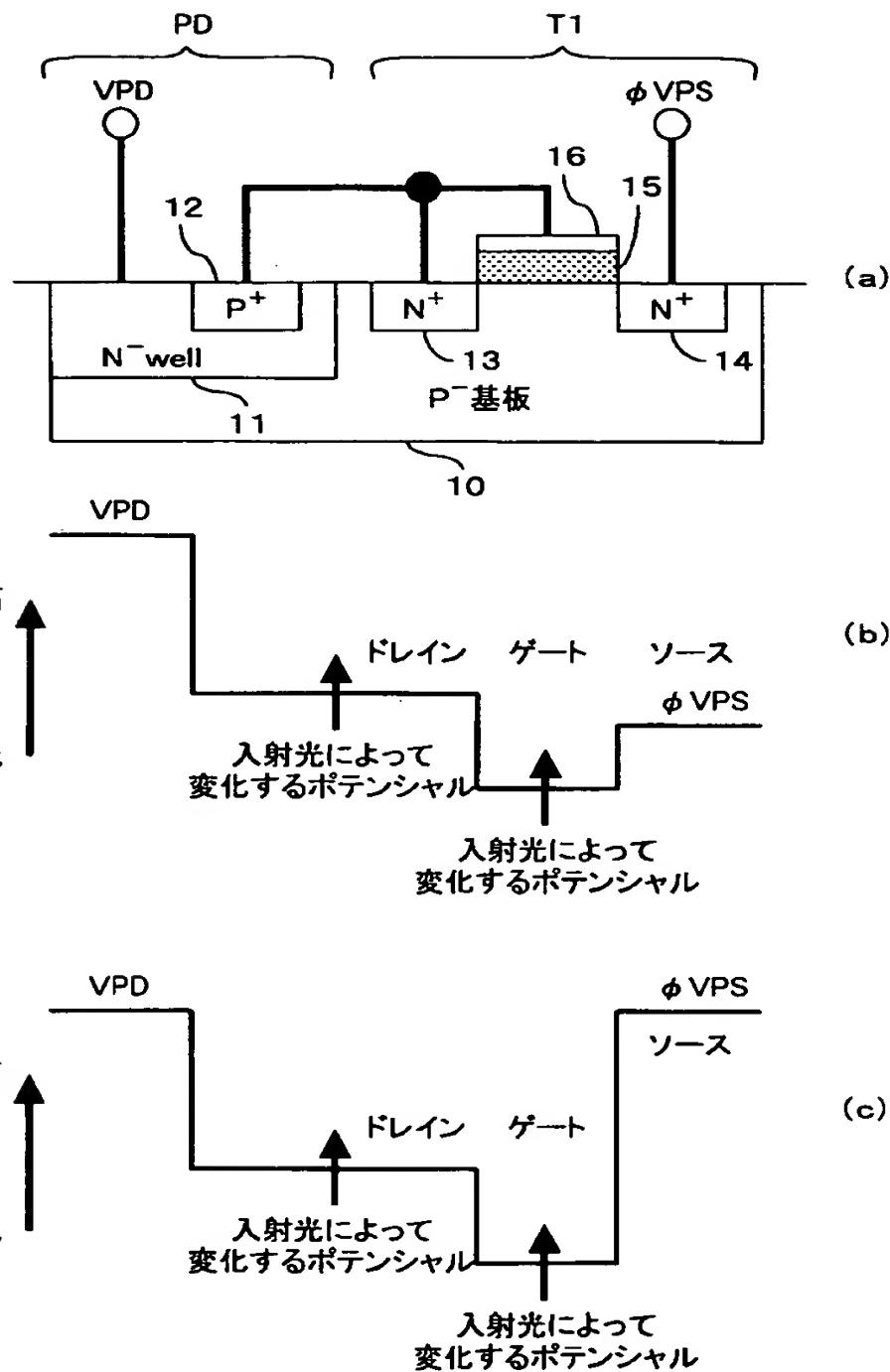
【図1】



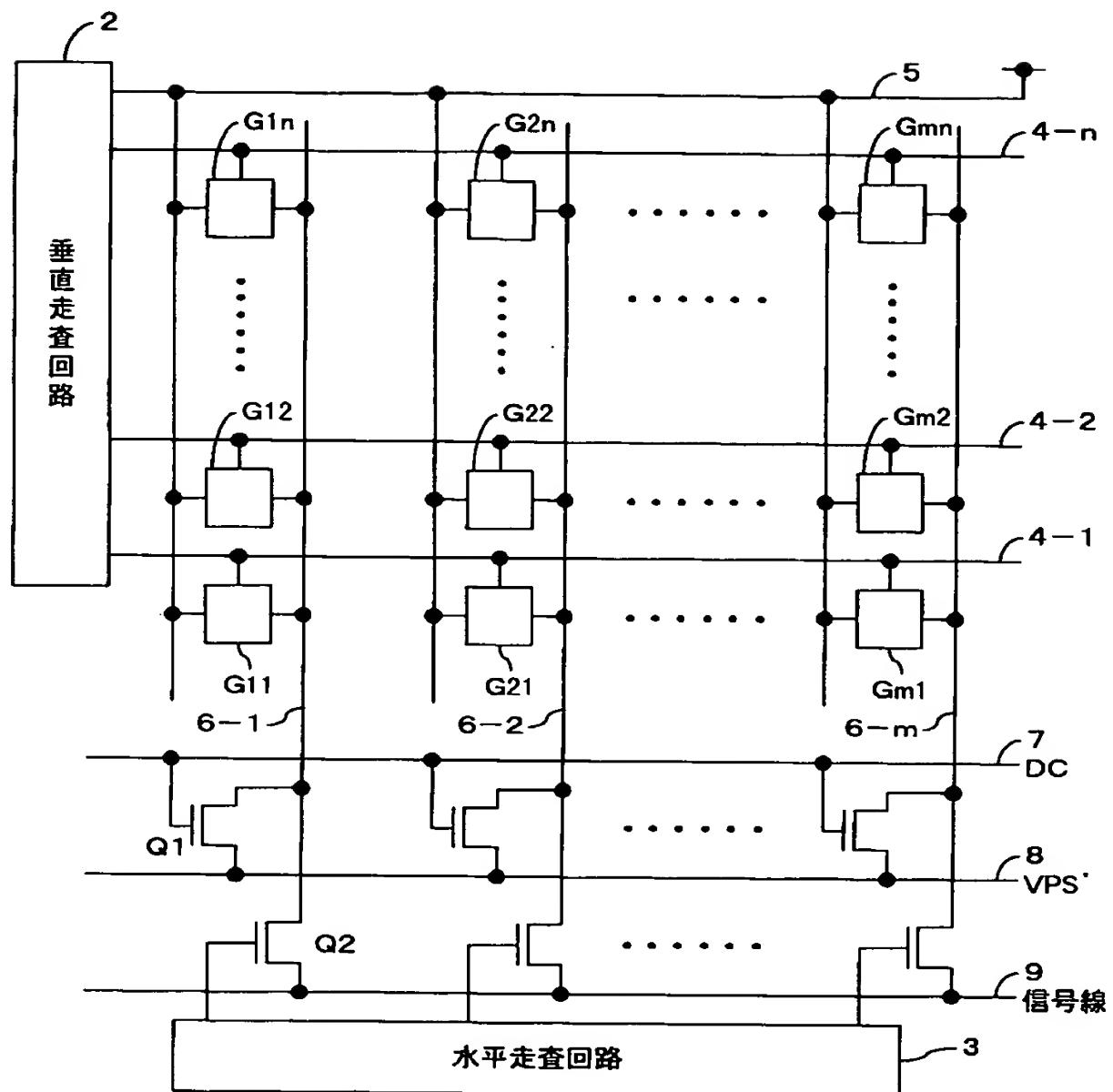
【図2】



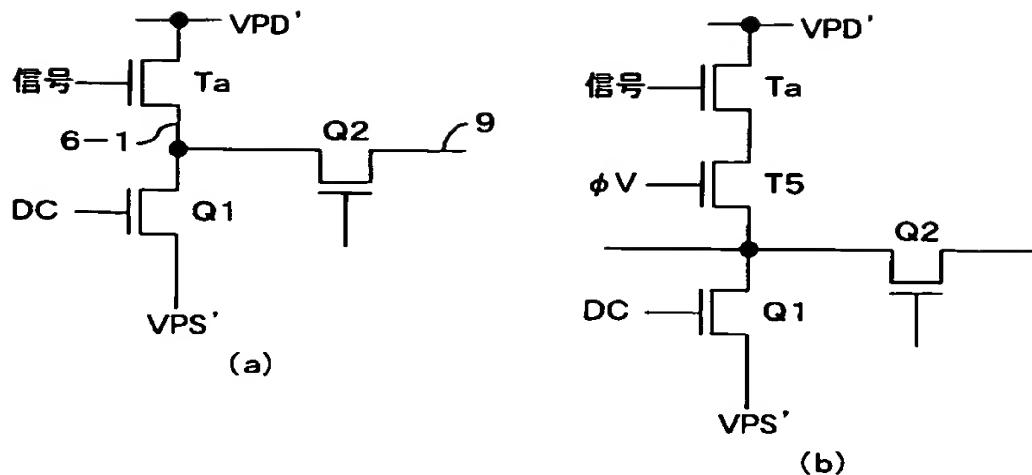
【図3】



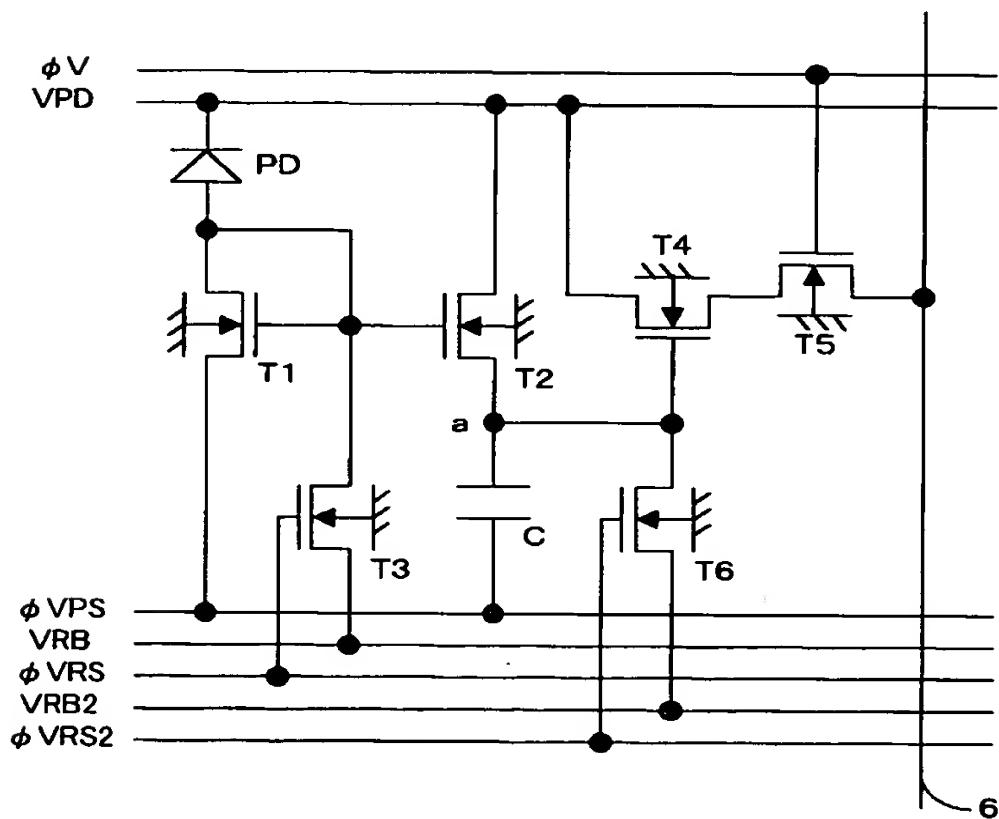
【図4】



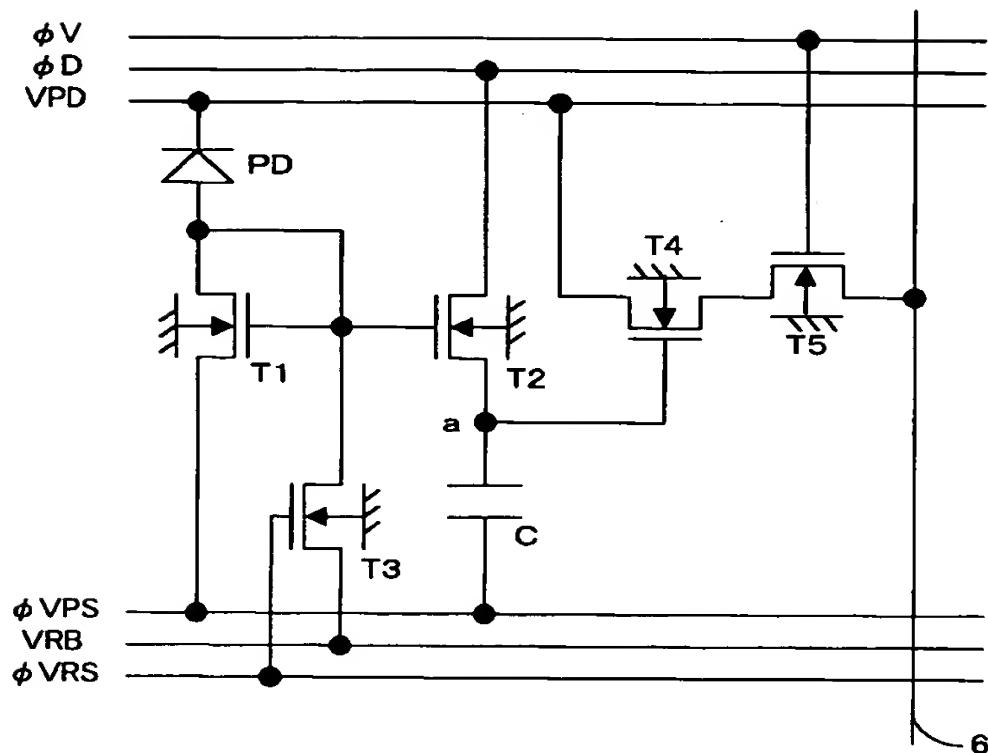
【図5】



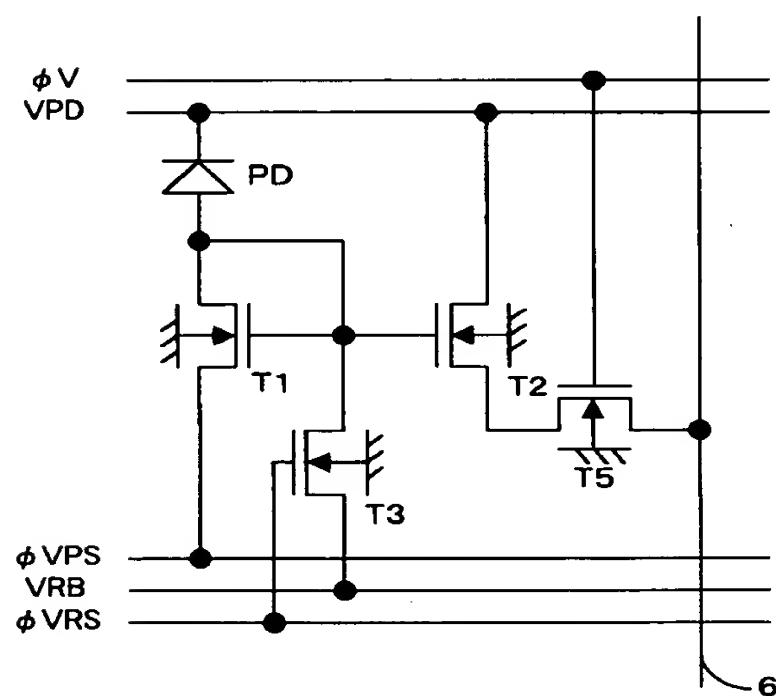
【図6】



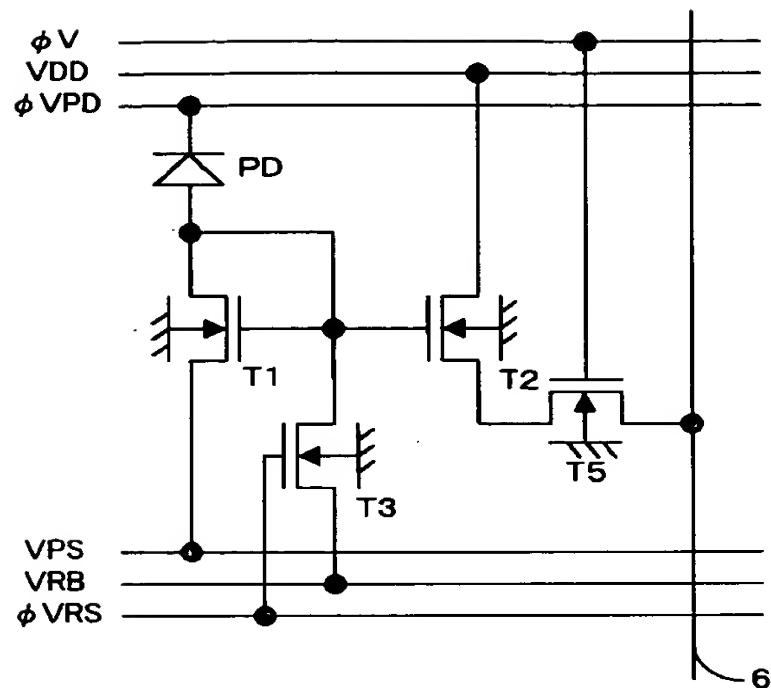
【図7】



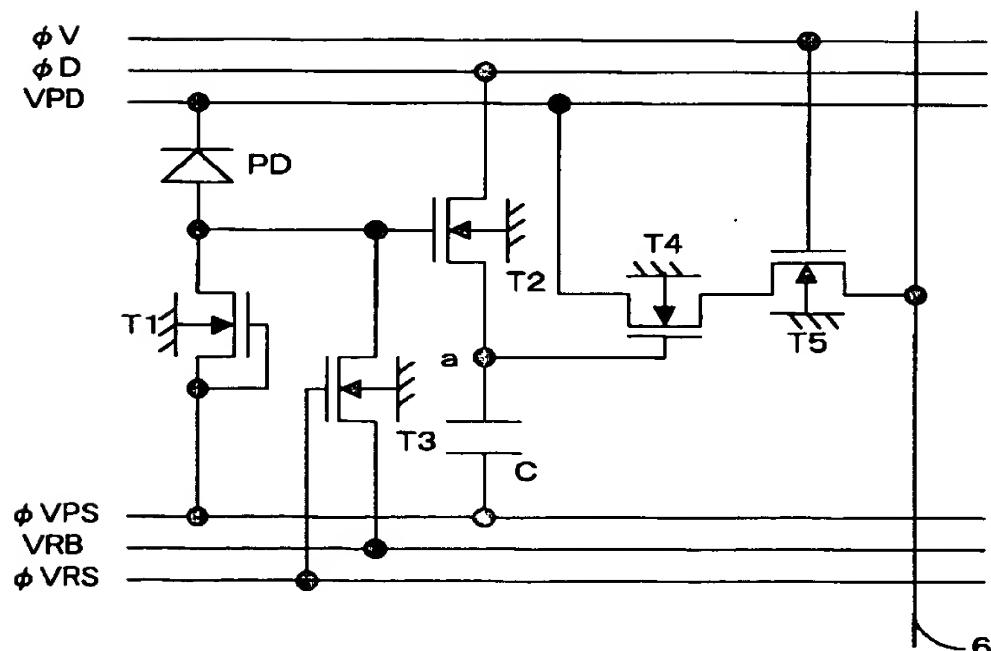
【図8】



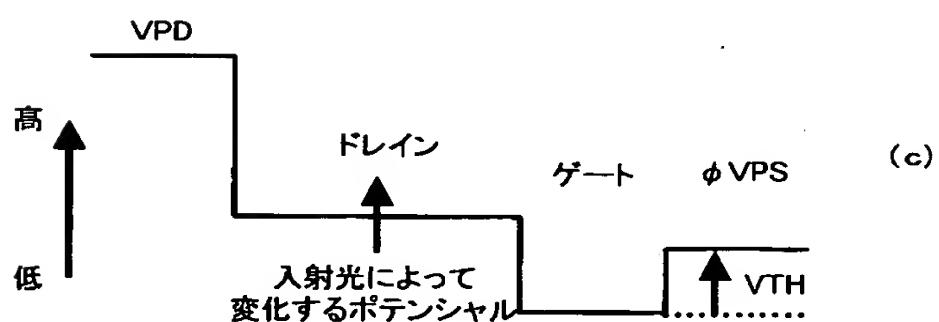
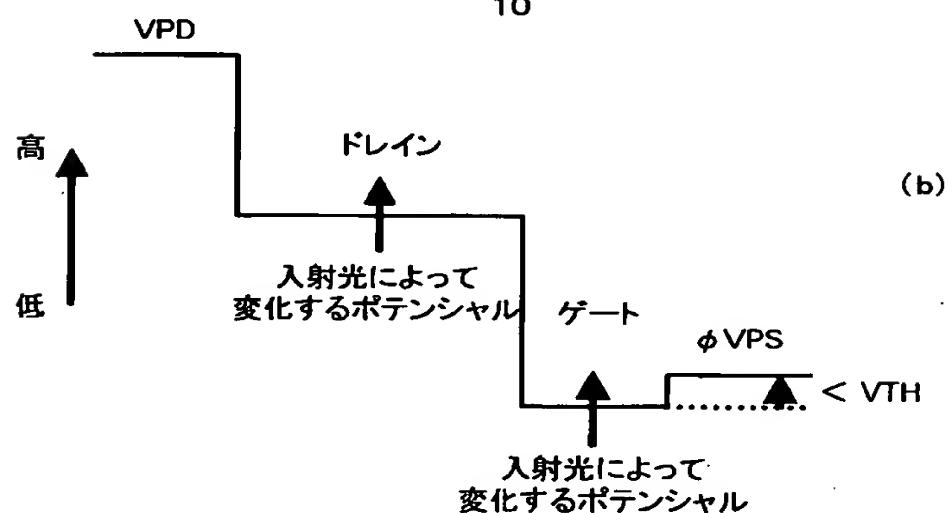
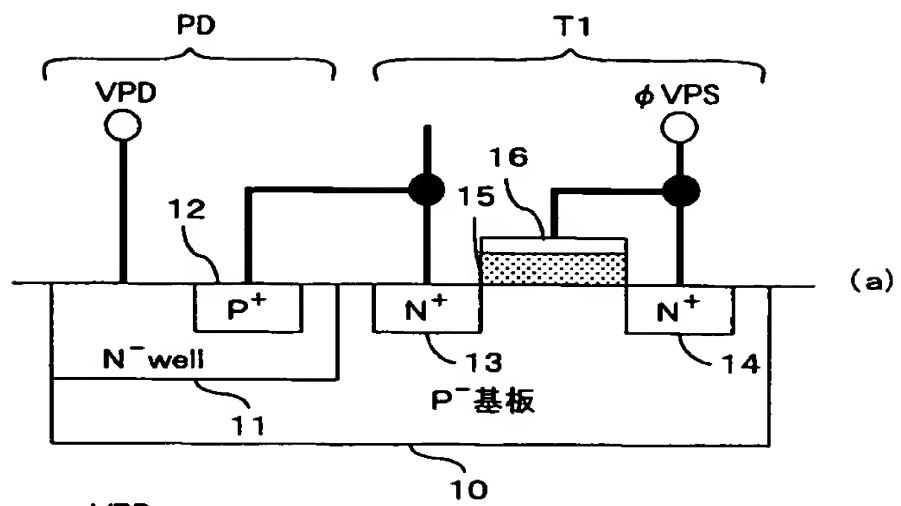
【図9】



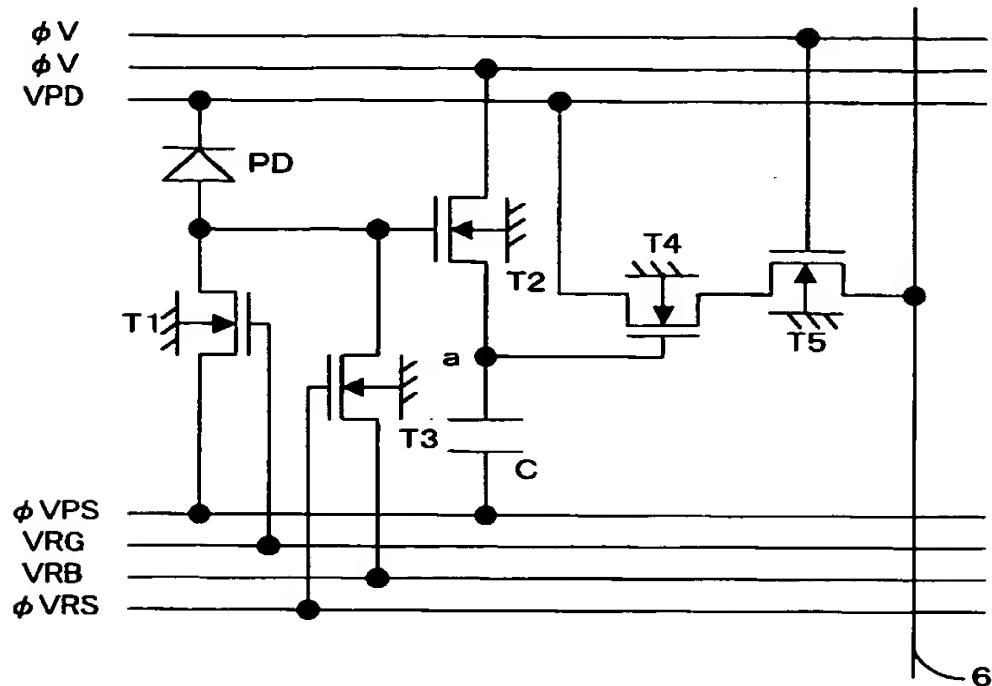
【図10】



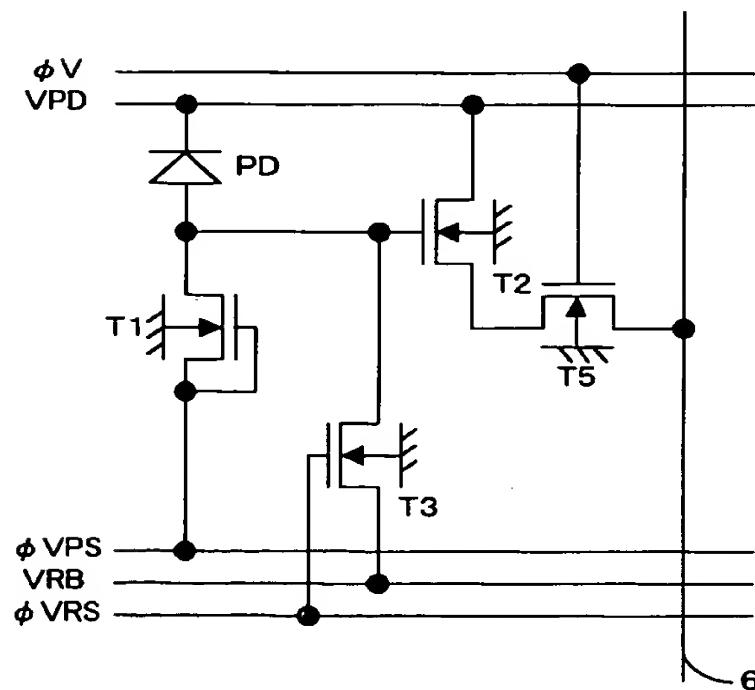
【図11】



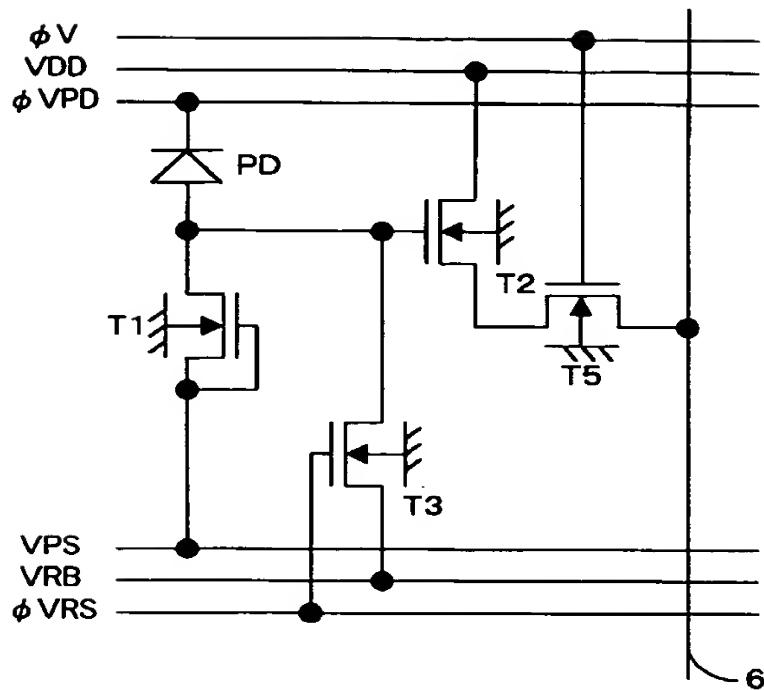
【図12】



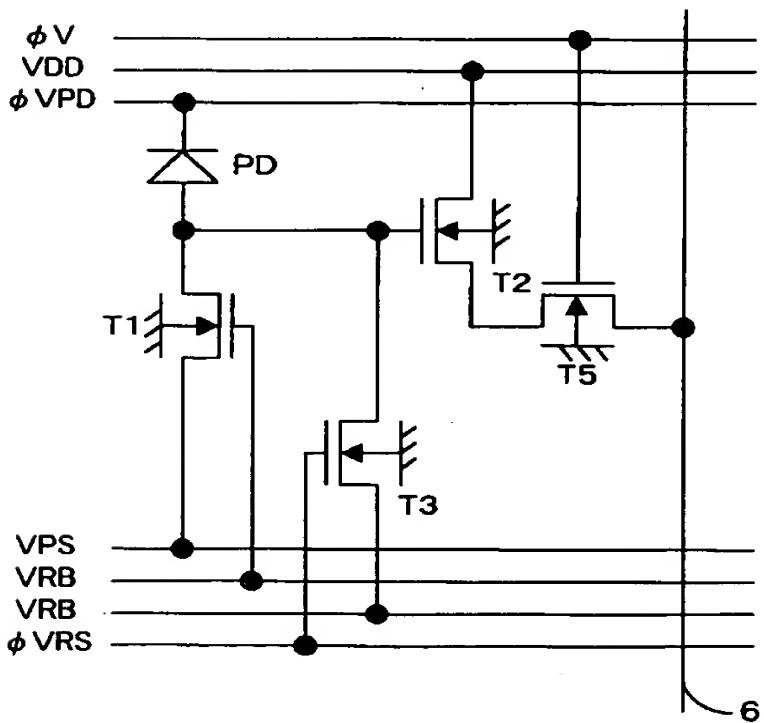
【図13】



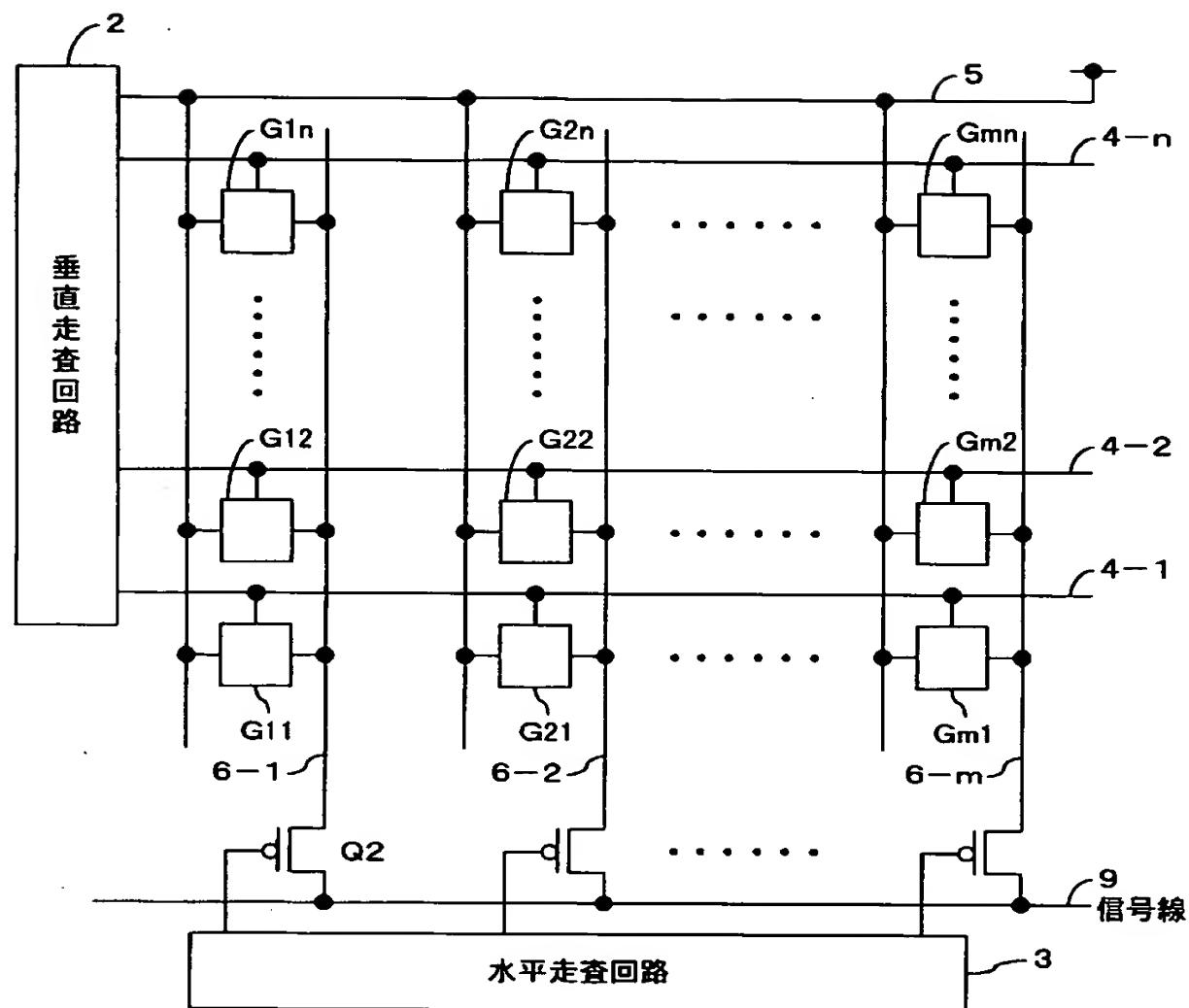
【図 14】



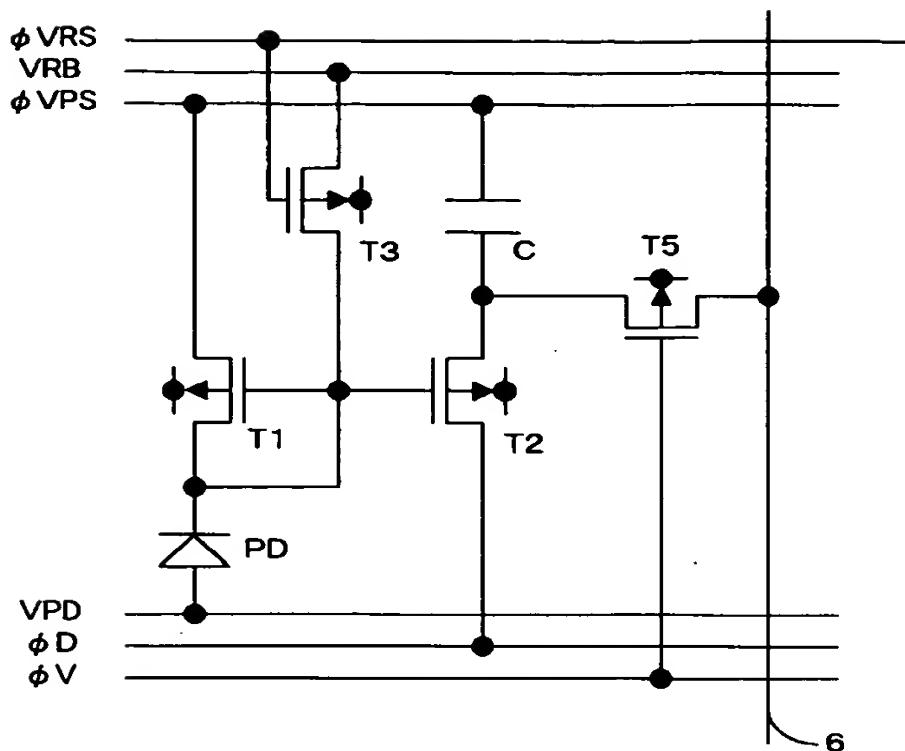
【図 15】



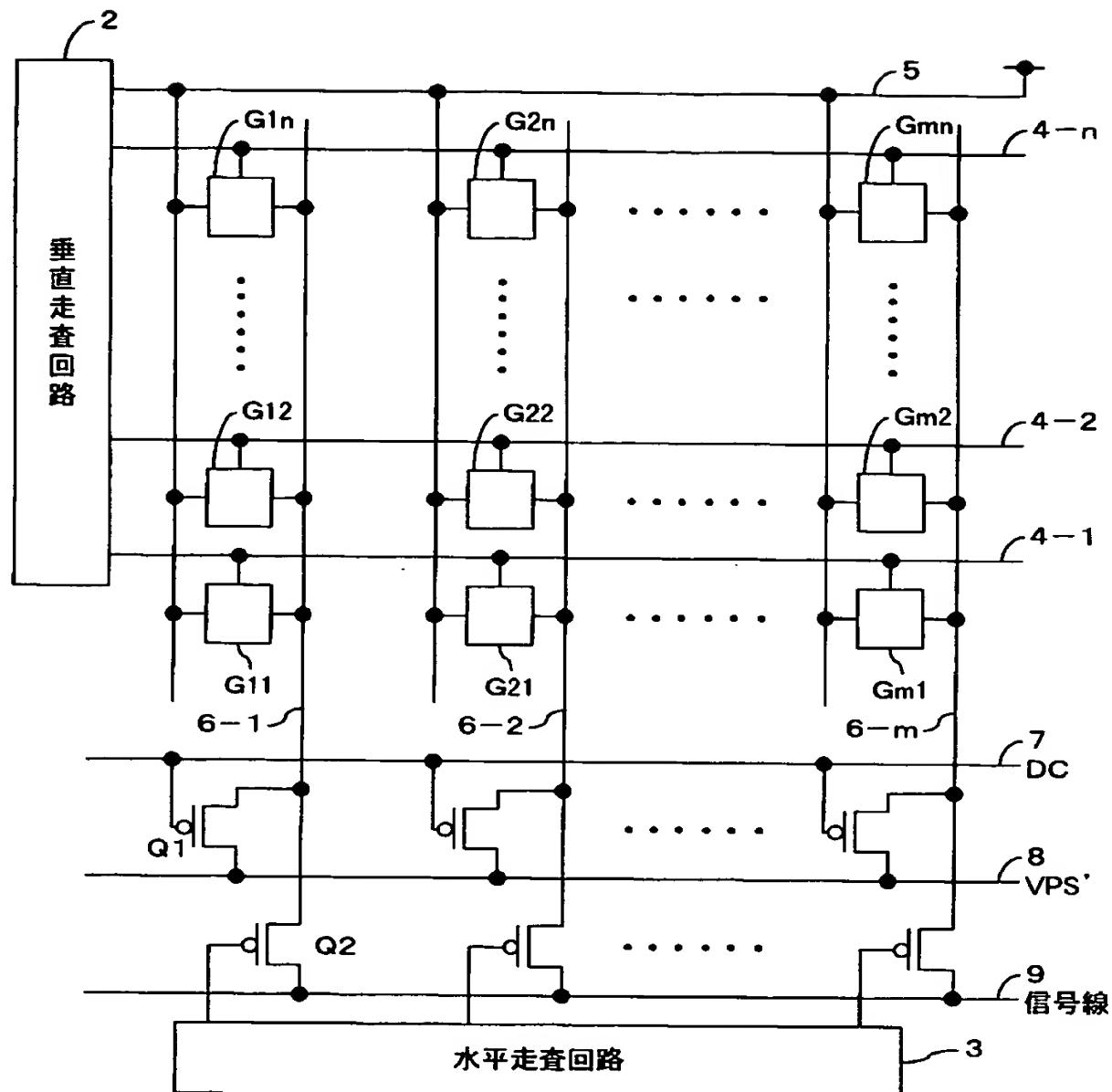
【図16】



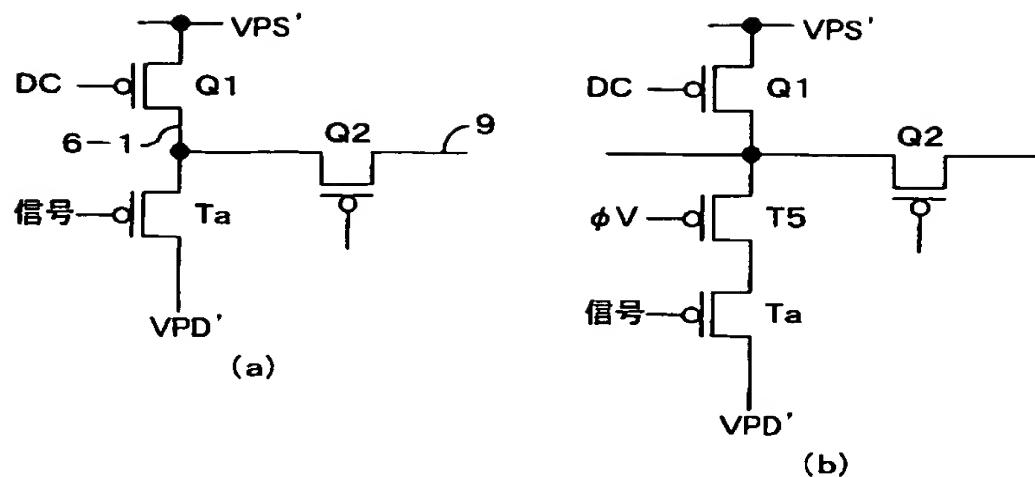
【図17】



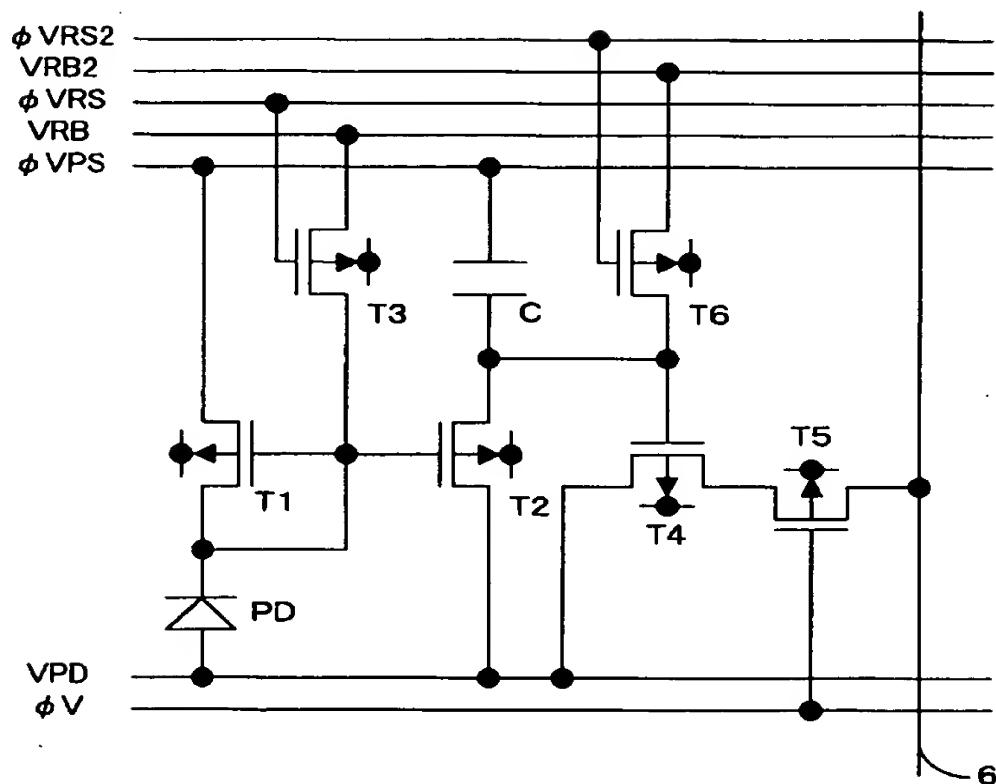
【図18】



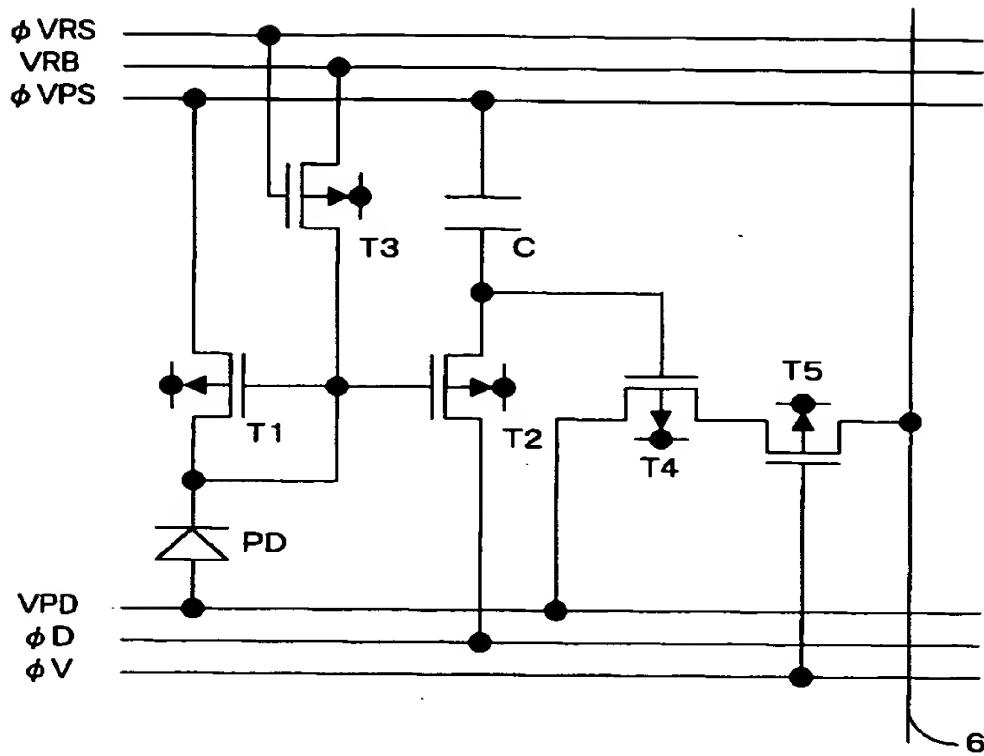
【図19】



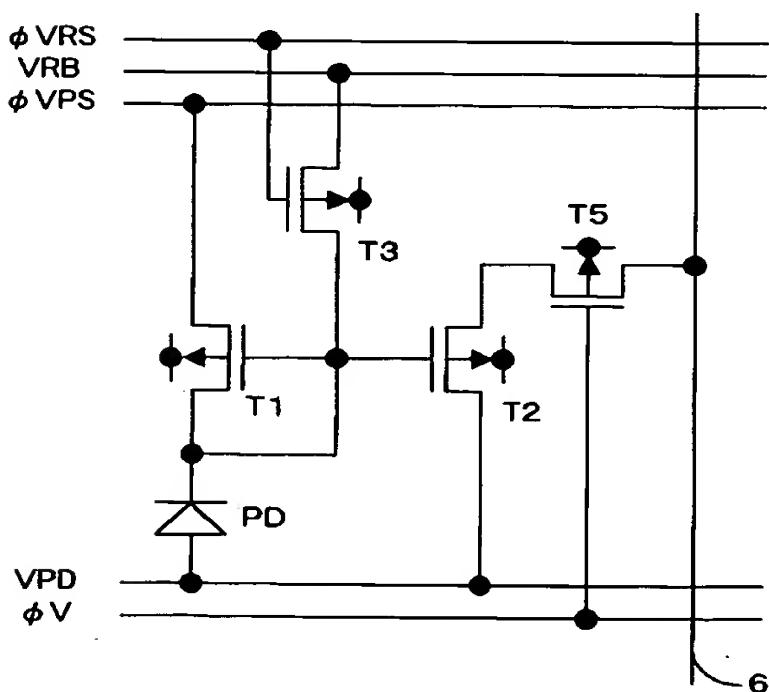
【図20】



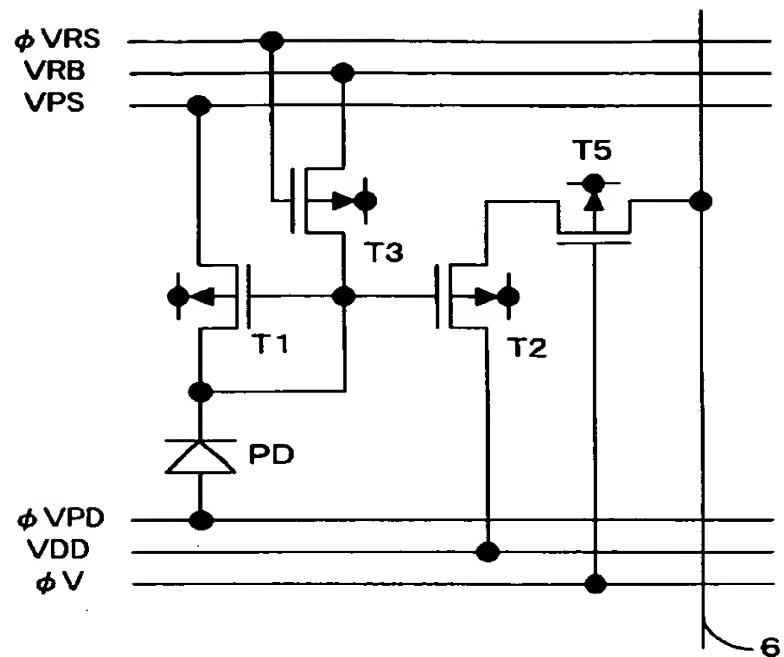
【図21】



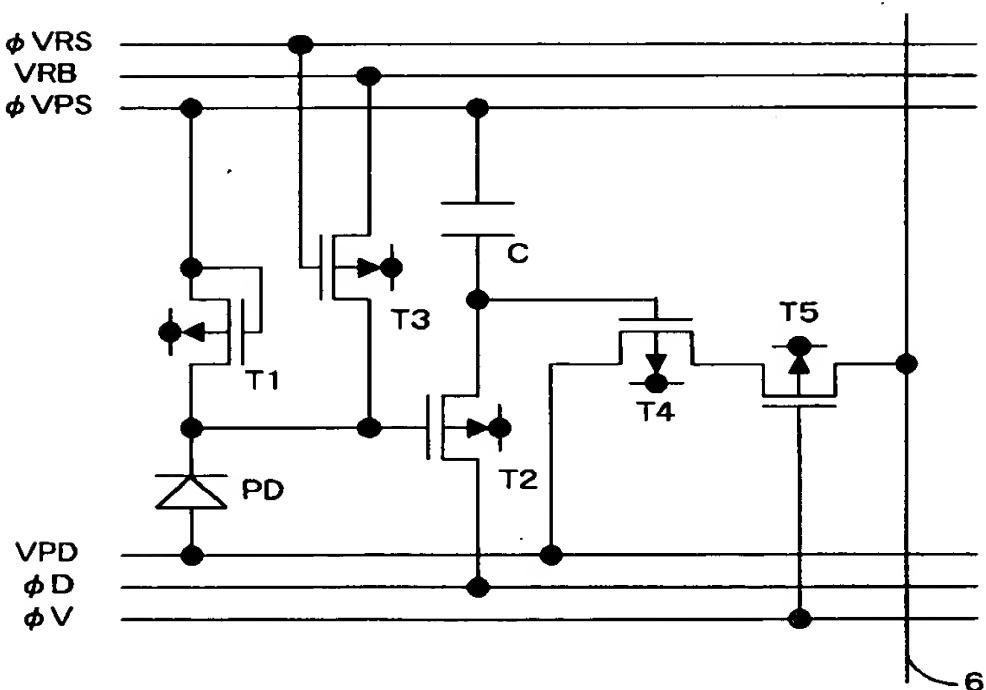
【図22】



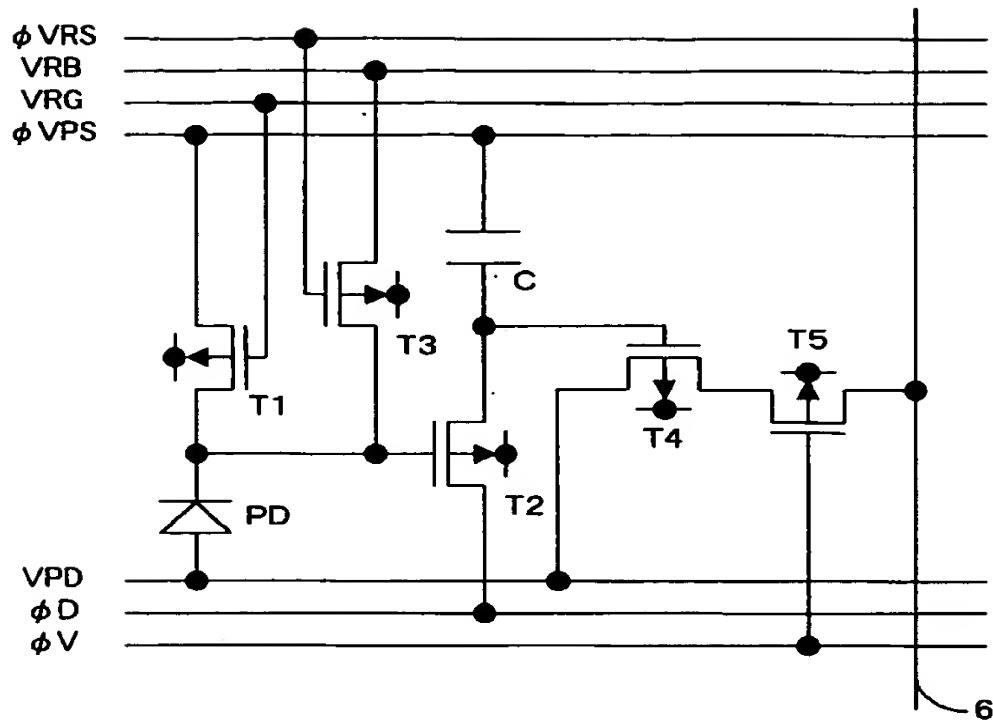
【図23】



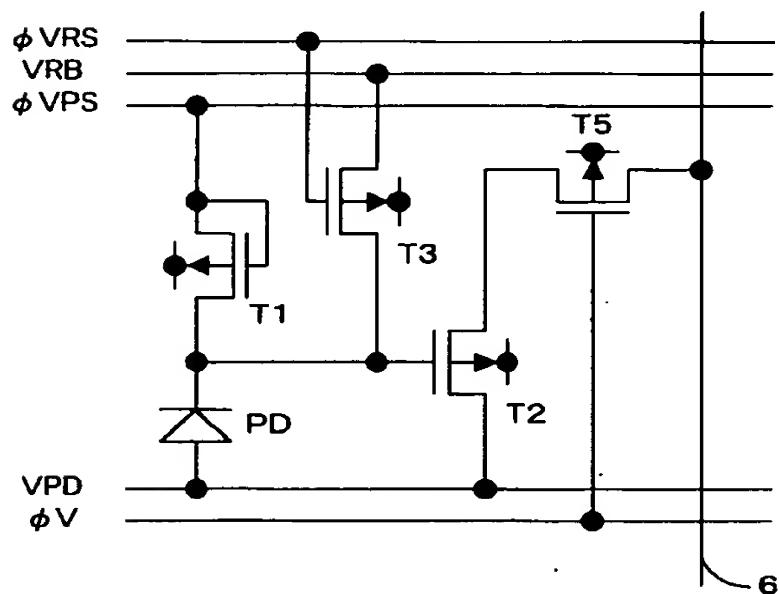
【図24】



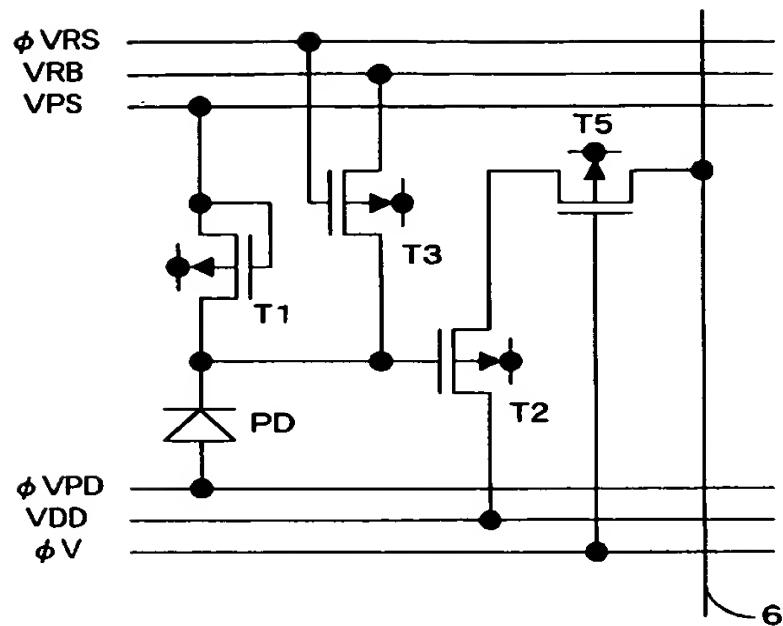
【図25】



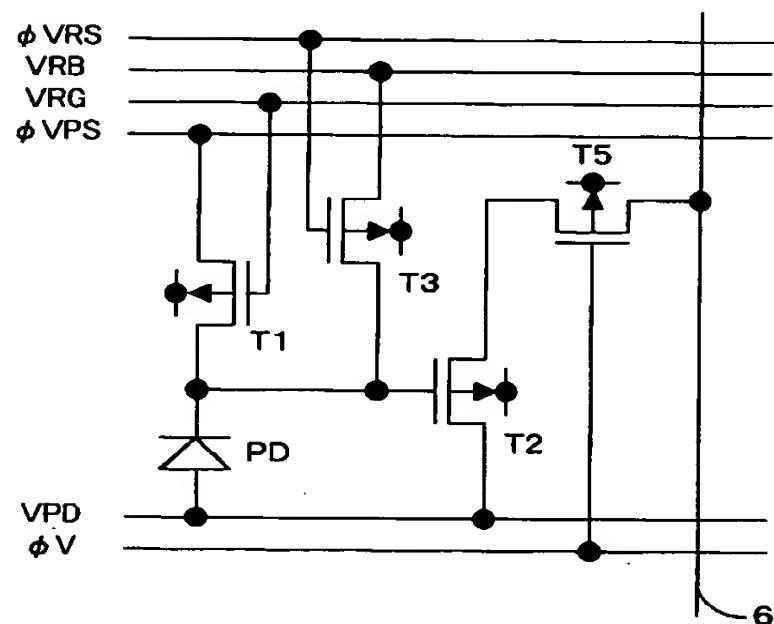
【図26】



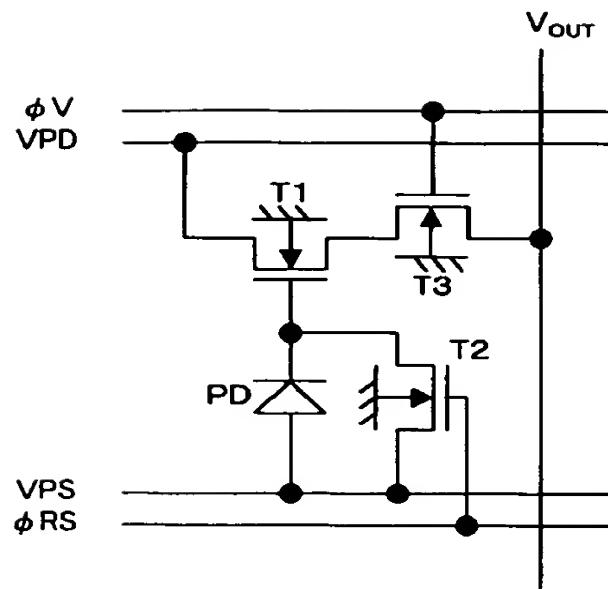
【図27】



【図28】



【図29】



【書類名】 要約書

【要約】

【課題】 本発明は、ダイナミックレンジの広い状態とダイナミックレンジの狭い状態との切換が可能な固体撮像装置を提供することを目的とする。

【解決手段】 フォトダイオードPDに入射されることによって発生する光電流（電気信号）によって、MOSトランジスタT1, T2のゲート電圧を上昇させ、このゲート電圧に応じた電流がトランジスタT2を介してキャパシタCに流れ、接続ノードaの電圧が変遷する。このとき、MOSトランジスタT1のソースに印加する電圧 $\phi$ VPSを調整して、MOSトランジスタT1が閾値以下のサブスレッショルド領域で動作するとき、接続ノードaの電圧が前記光電流に対して自然対数的に変化する。又、MOSトランジスタT1のソースに印加する電圧 $\phi$ VPSを直流電圧 $\phi$ VPDと略等しくすることによって、接続ノードaの電圧が前記光電流に対して線形的に変化する。

【選択図】 図2

出願人履歴情報

識別番号 [000006079]

1. 変更年月日 1994年 7月20日

[変更理由] 名称変更

住 所 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル  
氏 名 ミノルタ株式会社